Министерство образования Российской Федерации
**Государственное общеобразовательное учреждение высшего профессионального образования**
«Тюменский государственный нефтегазовый университет»

А.И. Крамнюк

# Электроника и схемотехника
# Часть V

Учебное пособие
для студентов направлений
"Автоматика и управление в технических системах"
и "Информатика и вычислительная техника"

Тюмень 2002

УДК .621. 382 (075)
Крамнюк А.И Электроника и схемотехника: Учебное пособие. Ч.5. - Тюмень: ТюмГНГУ, 2002. - 96с.

Содержит систематическое изложение принципов построения элементной базы цифровой техники. Охватывает широкий круг вопросов, начиная с характеристик и параметров цифровых сигналов. Рассмотрен ключевой режим работы элементов. Приведены основные варианты логических элементов и цифровых устройств - мультивибраторы, генераторы пилообразного тока и напряжения, триггеры и т.д.

Предназначено для студентов электротехнических специальностей и инженеров, занимающихся разработкой и эксплуатацией цифровых электронных устройств.

Илл.91, табл.6, библ.10 назв.

Рецензенты: Логачев В.Г., к.т.н., профессор кафедры АиУ факультета технической кибернетики ТюмГНГУ; Здыренкова Т.В., к.ф.м.н., доцент кафедры "Радиофизика" ТГУ.

ISBN 5-88465

© Государственное общеобразовательное учреждение высшего профессионального образования «Тюменский государственный нефтегазовый университет», 2002

# Введение

В начале 70-х годов во всем мире начался интенсивный переход с аналоговых методов передачи и обработки информации на цифровые. Это обусловлено следующими причинами. При цифровых методах резко повышается точность передачи информации, легко реализуются дополнительная обработка сигналов. Кроме того, при крупносерийном выпуске интегральных микросхем снижается себестоимость аппаратуры.

Вся цифровая техника выполняется на основе интегральных микросхем широкого применения и специализированных микросхем. В настоящее время число различных микросхем в мире достигает нескольких десятков тысяч. Однако в основе их лежит несколько десятков основных (базовых) элементов. Анализу работы этих основных элементов и посвящены 5 и 6 часть предлагаемого учебного пособия.

Для каждой из приведенных схем необходимо знать следующее:

а) функциональное назначение схемы;
б) область применения;
в) назначение выводов в схеме;
г) прохождение сигналов по узлам рассматриваемого элемента;
д) привести соответствующие эпюры и графики, поясняющие работу схемы;
е) уметь ответить на контрольные вопросы.

Весь материал учебного пособия изложен в шести частях в следующей последовательности.

1. Элементная база электроники.
2. Элементная база и источники питания.
3. Электронные усилители и повторители напряжения.
4. Применение обратной связи в усилителях, усилители постоянного тока и автогенераторы.
5. Элементы цифровой техники - логические элементы, триггеры.
6. Элементы цифровой техники - счетчики импульсов, сумматоры, регистры, мультиплексоры и т.д.

# Глава первая

## 1.1. Качественные показатели импульсных сигналов (параметры и характеристики)

В цифровой технике, электронике и радиотехнике наиболее широкое применение получили импульсные сигналы прямоугольной и пилообразной формы (рис. 1.1). Используются и другие виды сигналов, например, треугольные, колоколобразные и т.д. Но область их применения ограничена.

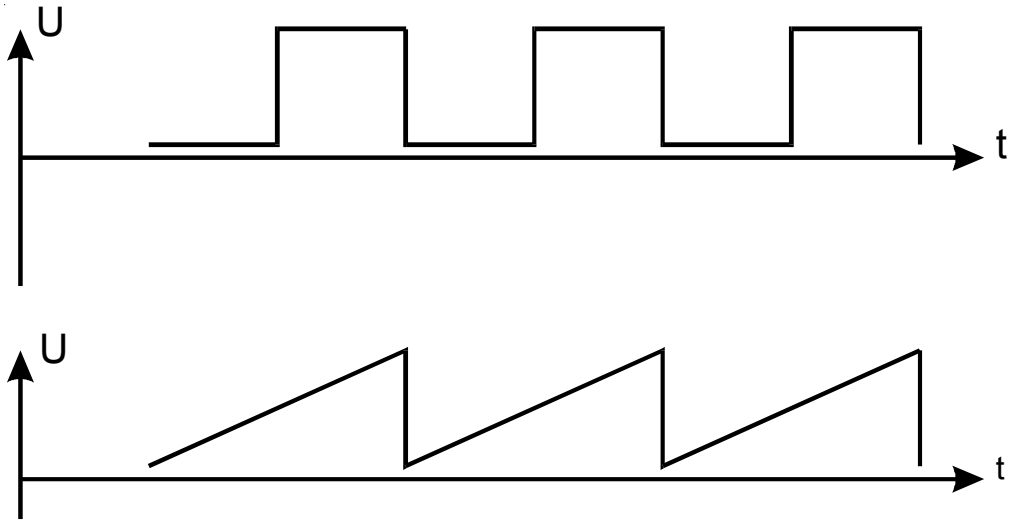



*Рис. 1.1. Импульсные сигналы прямоугольной и пилообразной формы*

При формировании и прохождении импульсных сигналов через различные электронные устройства и линии связи происходит искажение формы импульсов. Для оценки отклонения реальной формы от идеальной вводится ряд параметров, которые и рассмотрены ниже.

### 1.1.1. Импульсные сигналы прямоугольной формы

На рис. 1.2 приведены формы идеального (участок 1) и реального импульса прямоугольной формы (участки 2÷6). На приведенных рисунках рассматриваются импульсы напряжения. Но все сказанное в полной мере относится и к импульсам тока.

У идеального импульса прямоугольной формы происходит мгновенное нарастание амплитуды от нулевого значения до максимального. У реального импульса имеется начальный уровень $U_0$ (пьедестал), от значения которого нарастает амплитуда импульса до $U_{MAX}$. Информационное

значение амплитуды импульса находится между $U_0$ и $U_{MAX}$ ,т.е.

$$U_{АМ} = U_{MAX} - U_0$$

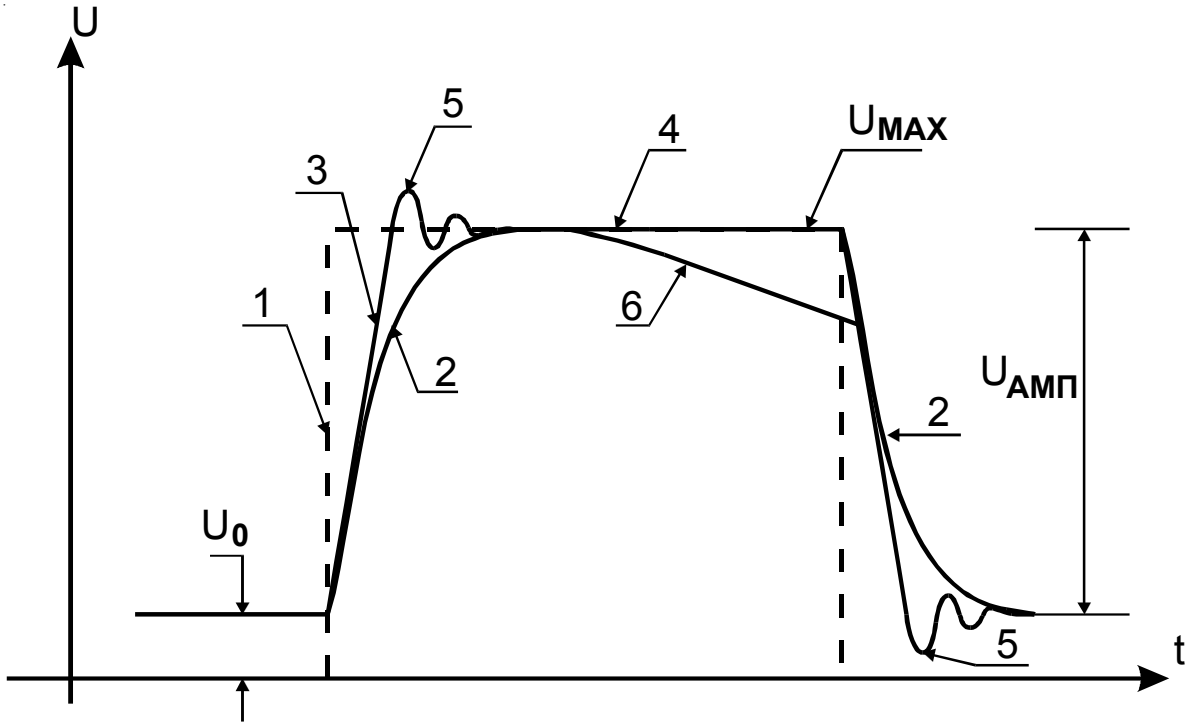



*Рис. 1.2. Типы импульсов прямоугольной формы*

Нарастание амплитуды происходит не мгновенно, а в течении какого-то времени, которое определяет фронты и задержку импульса. Скорость нарастания амплитуды определяется в виде

$$V = \frac{U}{\Delta t} \text{ [вольт/сек]} \quad .$$

Формирование фронтов может происходить плавно, что соответствует апериодическому процессу (участок 2) или носит колебательный характер (участки 5). Вершина импульса (участок 4) сохраняет постоянство амплитуды в течение всего времени формирования импульса. Но если импульсы проходят через цепи, которые не пропускают постоянную составляющую, например через усилители переменного тока, то будет наблюдаться спад вершины импульса (участок 6).

Рассмотрим подробнее временные параметры импульсов. К ним относятся:

а) $t_и$ - длительность импульса;

б) $t_ф$ - длительность фронта;

в) $t_з$ - время задержки;

г) $t_п$ - длительность паузы;

д) T - период следования импульсов;

е) f - частота следования импульсов;

ж) Q - скважность следования импульсов.

На рис. 1.3 показаны некоторые из приведенных параметров.

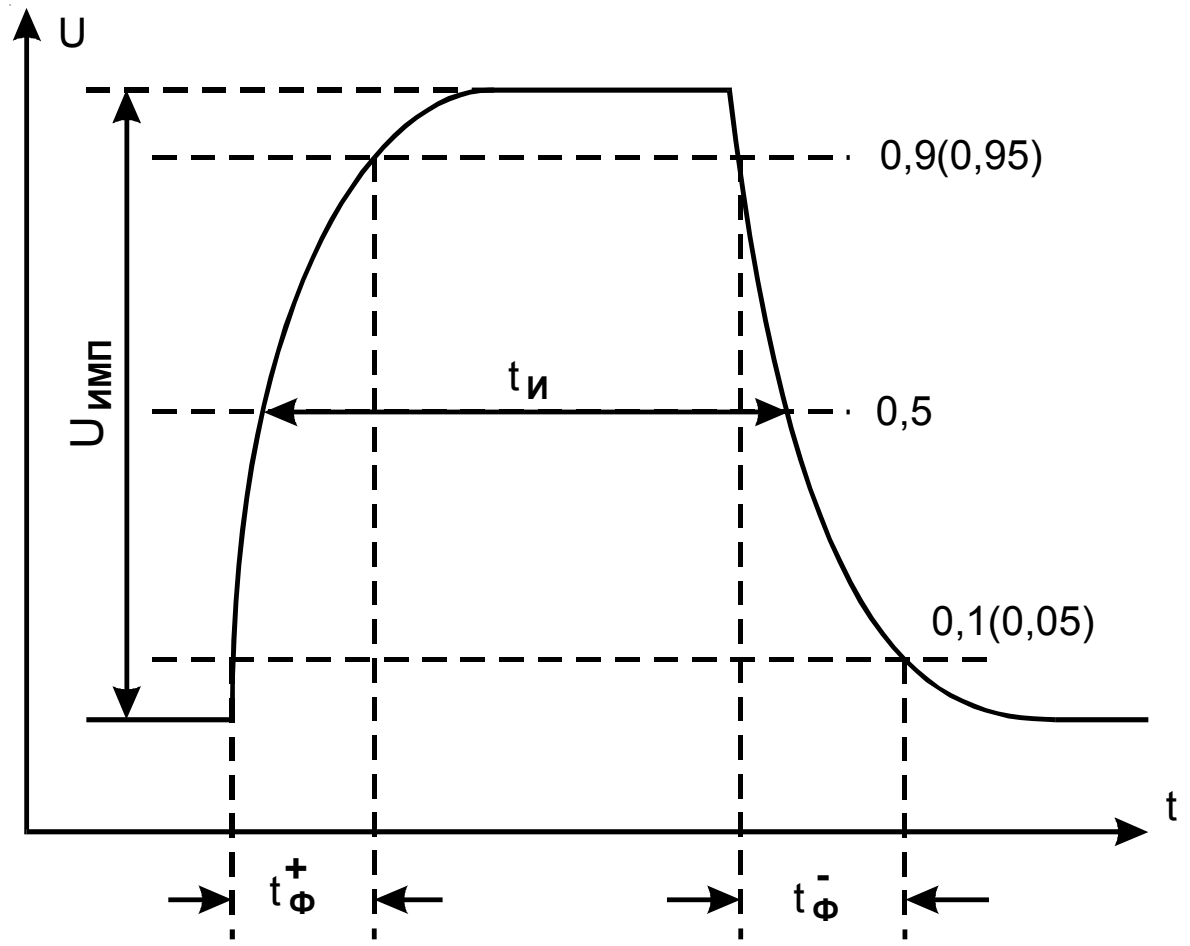



*Рис. 1.3. Качественные показатели сигналов прямоугольной формы*

Длительность импульса ($t_и$)определяется на уровне 0,5$U_{АП}$. Длительность переднего фронта ($t_ф^+$) определяется временем, в течение которого амплитуда импульса нарастает от уровня 0,1 (0,05) до уровня 0,9 (0,95) своего значения $U_{АП}$. Длительность заднего фронта ($t_ф^-$) определяется временем, в течение которого амплитуда импульса уменьшается от значения 0.9 (0.95) до значения 0.1 (0.05) $U_{АП}$.

У цифровых интегральных микросхем принято указывать не длительность фронтов, а время задержки ($t_з$). При этом фронты изображают стилизованно в виде прямых линий, как показано на рис. 1.4.

Время задержки измеряется на уровне 0,5.

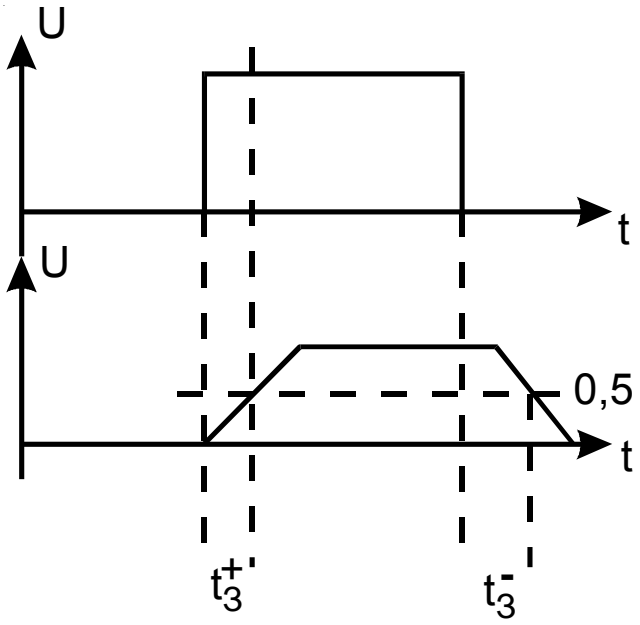



*Рис. 1.4. Стилизированное изображение импульсов прямоугольной формы*

Наряду с одиночными импульсами применяется последовательность импульсов (рис. 1.5).

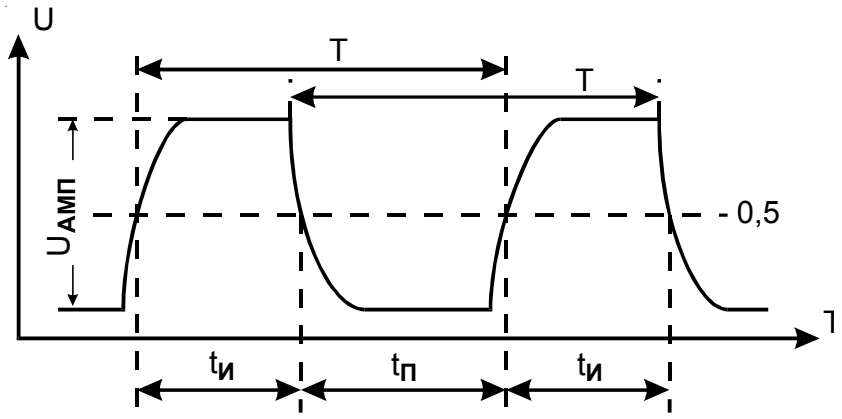



*Рис. 1.5. Последовательность импульсов прямоугольной формы*

Длительность паузы ($t_п$) определяется на уровне $0{,}5U_{АМП}$. Период следования импульсов (Т) определяется временем между аналогичными моментами двух соседних импульсов. Величина, обратная периоду, определяет частоту следования импульсов:

$$f = \frac{1}{T}\ [Гц] = 1\ /[сек]\ .$$

В общем виде длительность импульса и длительность паузы между импульсами могут быть не равны между собой. Для характеристики этого факта введено понятие скважности (Q)

$$Q = \frac{t_{п}}{t_{и}} = \frac{T - t_{и}}{t_{и}} \quad .$$

Значение Q находится в пределах от единицы до нескольких сотен. Если $t_{и} = t_{п}$ то Q = 1. Такая последовательность, которая используется довольно часто, называется “меандр”.

При использовании импульсных сигналов прямоугольной формы в цифровой технике вводится понятие логического нуля [0] и логической единицы [1] (рис. 1.6.).

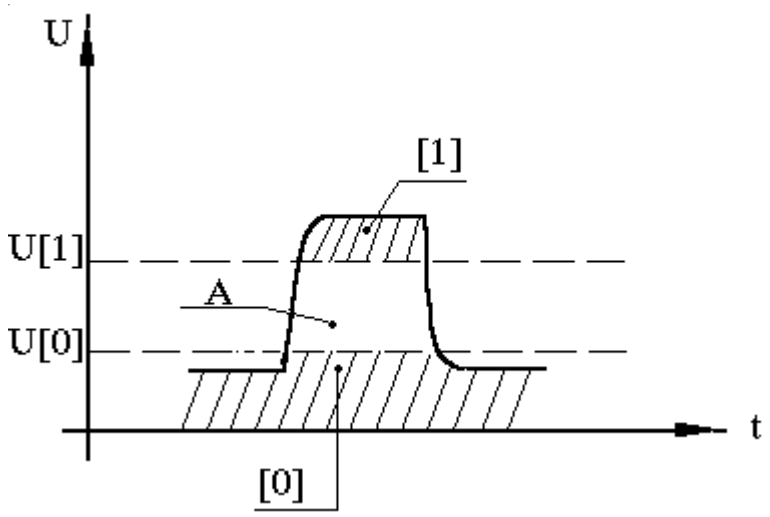



*Рис. 1.6. Уровни логического нуля и логической единицы*

Для этой цели задают два уровня напряжений - уровень логического нуля U[0] и уровень логической единицы U[1]. Конкретные значения этих напряжений у разных серий микросхем различны. Так для 155 серии U[0] = 0,4В, U[1] = 2,4В. Если значение амплитуды поступающего напряжения меньше уровня напряжения логического нуля ($U_{вх} \leq$ U[0], область [0] на рис.1.6), то такой сигнал идентифицируется как логический нуль [0], независимо от конкретного значения $U_{вх}$. Если же значение амплитуды поступающего напряжения больше уровня напряжения логической единицы $U_{вх} \geq$ U[1], (область [1] на рис. 1.6), то такой сигнал воспринимается как логическая единица, опять же независимо от конкретного значения $U_{вх}$. В том случае, когда значение амплитуды принимает промежуточное значение и находится в области А (U[0] < $U_{А}$ < U[1]), то появляется неоднозначность, которая может привести к сбоям в работе цифровых элементов.

## 1.1.2. Импульсные сигналы пилообразной формы

Импульсные сигналы, имеющие пилообразную форму, применяются в блоках развертки электронного луча в телевизорах, дисплеях, осциллографах, а также в целом ряде других электронных устройств.

В телевизорах и дисплеях для формирования отклоняющего магнитного поля используются отклоняющие катушки. Напряженность магнитного плоя пропорциональна току, протекающему через катушку, поэтому для питания отклоняющих систем используют импульсы пилообразного тока, которые формируются специальным генератором линейно изменяющегося тока.

В осциллографах для отклонения луча используется электростатическое поле, создаваемое электростатическими пластинами. Для питания отклоняющих пластин используются импульсы пилообразного напряжения, формируемого генератором линейно изменяющегося напряжения (ГЛИН). Если линейное изменение происходит от меньшего абсолютного значения напряжения к большему, то говорят о линейно растущем напряжении, а если от большего к меньшему, то о линейно падающем. На. рис. 1.7 приведена форма линейно нарастающего пилообразного напряжения.

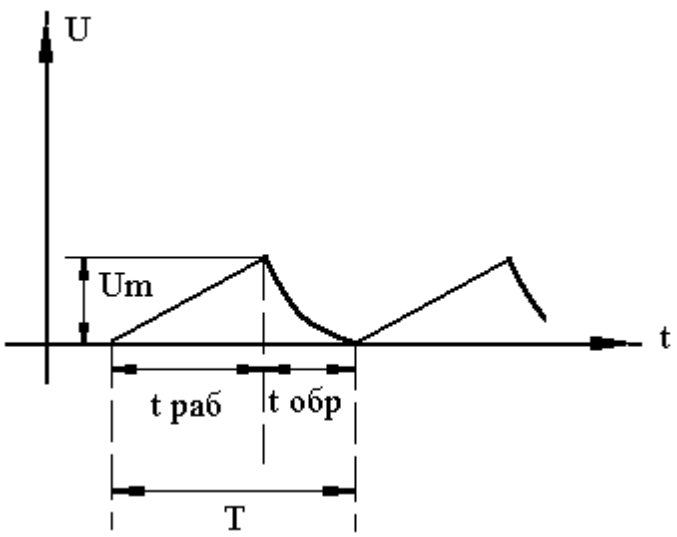



*Рис. 1.7. Форма линейно нарастающего пилообразного напряжения*

Пилообразное напряжение характеризуют следующие основные параметры:

а) $t_{РАБ}$ - длительность рабочего хода;

б) $t_{ОБР}$ - длительность обратного хода (восстановления);

в) T - период повторения;

г) $U_м$ - амплитуда;

д) $k = U_м/t$ - средняя скорость изменения во времени рабочего хода;

е) $\gamma = \dfrac{\left|\dfrac{dU}{dt}\right|_н - \left|\dfrac{dU}{dt}\right|_к}{\left|\dfrac{dU}{dt}\right|_н}$ - коэффициент нелинейности,

где $\left|\dfrac{dU}{dt}\right|_н$ и $\left|\dfrac{dU}{dt}\right|_к$ - абсолютные значения скорости изменения напряжения, соответственно, в начале и в конце рабочего хода.

Параметр $\gamma$ служит для оценки качества пилообразного напряжения, которое во время рабочего хода обычно изменяется не строго линейно.

Аналогичные определения и параметры относятся также и к пилообразному току.

# Глава вторая

## 2.1. Прохождение импульсных сигналов через простейшие RCL-цепи

В электронных схемах на пути следования импульсных сигналов встречаются цепи, представляющие собой различные сочетания RCL элементов. Наличие этих элементов приводит к дополнительному искажению формы импульсов.

Анализ большого количества разнообразных цепей показал, что можно выделить четыре характерные цепи:

а) интегрирующая цепь;

б) дифференцирующая цепь;

в) контур ударного возбуждения (КУВ);

г) линии задержки (ЛЗ) и длинные линии.

Остановимся подробнее на каждой из указанных разновидностей. Анализ проведем используя переходные характеристики, которые определяют реакцию устройства или определяют форму напряжения на выходе при подаче на его вход единичного скачка тока или напряжения.

## 2.1.1. Интегрирующая цепь

Из названия очевидно, что в такой цепи идет процесс интегрирования или накопления. Для начала рассмотрим идеальный интегратор (рис. 2.1).

$$U_{вх}(t) \rightarrow \boxed{\int} \rightarrow U_{вых}(t) = a\int U_{вх}(T)dt$$

*Рис. 2.1. Идеальный интегратор*

Подадим на вход единичный скачок напряжения [$U_{вх}(t) = 1$] и определим форму входного напряжения:

$$U_{вых}(t) = a\int U_{вх}(t)dt = at \quad ,$$

где a - постоянный коэффициент пропорциональности.

Из полученного выражения ясно, что выходное напряжение будет линейно нарастающим. Результат интегрирования приведен на рис. 2.2.

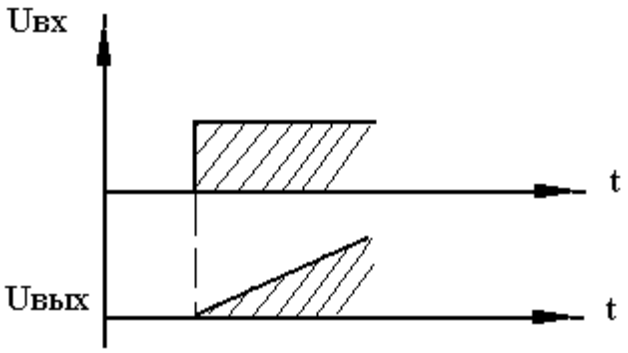



*Рис. 2.2. Результат идеального интегрирования скачка напряжения*

Если время интегрирования устремляется в бесконечность, то и амплитуда выходного напряжения также будет устремляться в бесконечность. Это говорит о том, что идеальный интегратор выполнить невозможно, или же процесс интегрирования будет приближаться к идеальному только в течение ограниченного времени, пока амплитуда не превысит реально достигаемого предела.

На практике используется простая RC-цепь (рис. 2.3), которая только с какой-то степенью точности может обеспечивать процесс интегрирования. Но эта же цепь возникает как паразитная в реальных схемах и оказывает существенное влияние на форму сигнала. К такому же виду сводятся эквивалентные схемы усилителей и трансформаторов по выходу в области верхних частот. Коэффициент передачи такой цепи

в частотной области определяется в виде

$$K(\omega) = \frac{\dot{U}_{вых}}{\dot{U}_{вх}} = \frac{1}{1 + j\cdot\omega\cdot R\cdot C} = \frac{1}{1 + j\cdot\omega\cdot\tau} \ ,$$

где $\tau$ = RC постоянная времени цепи.

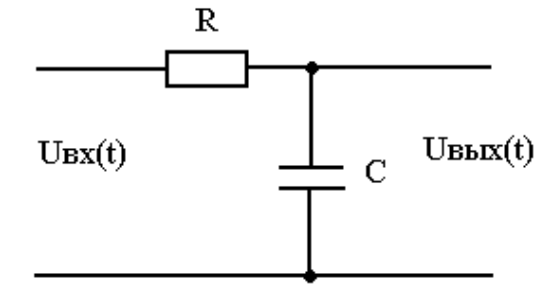



*Рис. 2.3. Интегрирующее звено первого порядка*

В операторной форме

$$K(p) = \frac{\frac{1}{\tau}}{\frac{1}{\tau} + p} \ .$$

Воспользовавшись преобразованием Лапласа, получаем выражение для переходной характеристики:

$$h(t) = 1 - e^{-\frac{t}{\tau}} \ .$$

В графическом виде полученный результат приведен на рис.2.4.

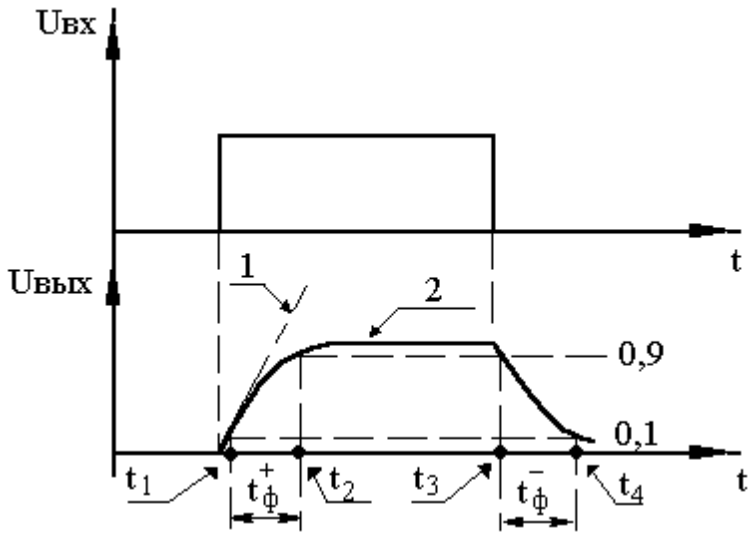



*Рис. 2.4. Форма сигнала на выходе интегрирующего звена*

На выходе интегрирующей RC-цепи появляется импульс с “затянутыми” фронтами ($t_ф^+$, $t_ф^-$). Это объясняется инерционностью конденсатора, т.к. он не может мгновенно зарядиться и мгновенно разрядиться. Для этого ему необходимо некоторое время, которое и будет определять длительность фронтов. Здесь же, для сравнения, приведено изменение выходного напряжения для идеального интегратора (участок 1). Обе зависимости совпадают только на начальном участке. По окончании переходного процесса (участок 2) $U_{вых\ max}$ достигает значения $U_{вх}$, т.е. $U_{вых\ max} = U_{вх}$.

Определим длительность фронтов для уровней (0,1÷0,9):

$U_{вых\ max}$ :

$t_ф^+ = t_2 - t_1$ ,

$t_ф^- = t_4 - t_2$ .

В моменты времени $t_1$ и $t_4$ амплитуда импульса на выходе достигает уровня $0{,}1U_{вых\ max}$, а в моменты $t_2$ и $t_3$ $0{,}9U_{вых\ max}$. Исходя из сказанного имеем:

$$U_{вых}(t_1) = U_{вх}\left(1 - e^{-\frac{t_1}{\tau}}\right) = 0{,}1U_{вых\ max} = 0{,}1U_{вх} \quad ,$$

$$U_{вых}(t_2) = U_{вх}\left(1 - e^{-\frac{t_2}{\tau}}\right) = 0{,}9U_{вых\ max} = 0{,}9U_{вх} \quad .$$

Разрешим приведенные выражения относительно $t_1$ и $t_2$ :

$$1 - e^{-\frac{t_1}{\tau}} = 0{,}1 , \qquad 1 - e^{-\frac{t_2}{\tau}} = 0{,}9 \quad .$$

Отсюда

$$t_ф^+ = t_2 - t_1 = \tau\left(\ln 10 - \ln\frac{10}{9}\right) = \tau \ln 9 = 2{,}19\tau \quad .$$

Таким образом, длительность переднего фронта, а равным образом и заднего фронта, определится в виде

$$t_ф^+ = t_ф^- = 2{,}19\tau \quad ,$$

где

$$\tau = RC.$$

В последнее время длительности фронтов определяются временем, в течение которого нарастание амплитуды импульса изменяется в пределах $(0{,}05 \div 0{,}95)\ U_{Amp}$. С учетом сказанного длительность фронтов определится в виде $t_ф = 3\tau$.

Из приведенного выражения очевидно, что при увеличении значения постоянной времени, независимо от того, что увеличивается - значение

резистора или значение емкости конденсатора, длительности фронтов будут возрастать.

При передаче импульсных сигналов по линиям связи для восстановления амплитуды приходится применять усилители.

По выходу эквивалентная схема усилителя в области верхних частот соответствует виду интегрирующей цепи. Получим связь между длительностями фронтов и верхней граничной частотой работы усилителя. Во второй части настоящего учебного пособия получено выражение для $f_в$ :

$$f_в = \frac{\sqrt{M_в^2 - 1}}{2\pi ( \tau_в + \tau_\beta )} \quad ,$$

где $M_в$ - частотные искажения усилителя на верхней частоте, принимаемые равными $\sqrt{2}$ ;

$f_в$ - верхняя граничная частота усилителя;

$t_в$ - постоянная времени усилителя в области верхних частот;

$t_\beta$ - постоянная времени транзистора.

Современные транзисторы работают до очень высоких частот и можно считать $\tau_\beta << \tau_в$ . С учетом принятых условий имеем

$$f_в = \frac{1}{6{,}28\tau_\beta} \quad .$$

Заменив $\tau_в$ его значением из выражения для $t_ф$, окончательно получаем:

$$f_в = \frac{1 \cdot 3}{6{,}28 \cdot t_ф} = \frac{0{,}047}{t_ф} \quad , \quad ,$$

$$t_в = \frac{0{,}047}{f_в} \approx \frac{1}{2f_в} \quad . \quad .$$

Таким образом, для уменьшения длительности фронтов необходимо применять более широкополосные усилители. Так, для обеспечения длительности фронтов не более 0.1 мкс необходим усилитель, работающий до частоты 4.77 МГц.

В том случае, когда на пути распространения импульсных сигналов встречаются несколько интегрирующих цепей, происходит дополнительное искажение формы импульса, которое проявляется в виде задержки ($t_з$) и в увеличении длительности фронта.

На рис. 2.5 показано влияние одной интегрирующей цепи (участок 1)

и нескольких цепей (участок 2) на форму сигнала.

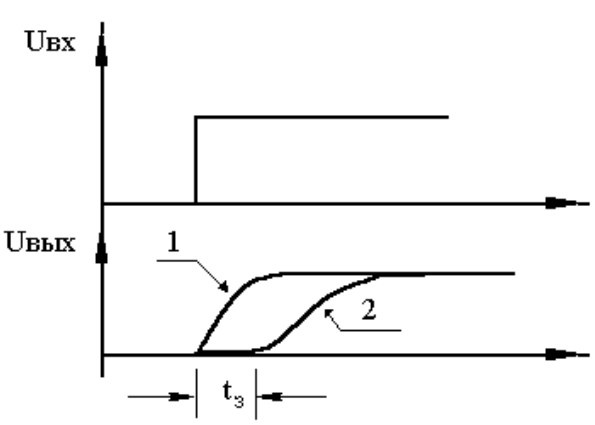



*Рис. 2.5. Форма сигнала на выходе нескольких, последовательно-включенных интегрирующих звеньев*

## 2.1.2. Дифференцирующая цепь

Для начала рассмотрим процесс идеального дифференцирования. Дифференциал функции пропорционален производной, которая определяется как котангенс угла наклона касательной в точке дифференцирования. Подадим на вход идеального дифференцирующего устройства единичный скачок напряжения (рис. 2.6).

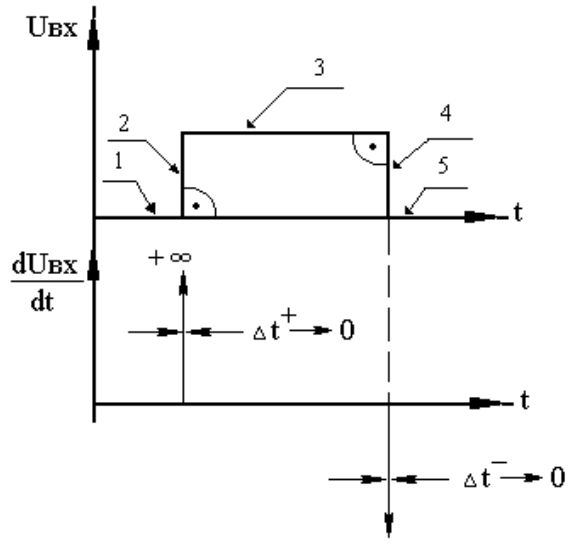



*Рис. 2.6. Форма сигнала на выходе идеального дифференцирующего звена*

На участках 1,3,5 производная функции будет равна нулю, так как

угол наклона касательной также равен нулю градусов. Но в моменты появления скачков (участки 2 и 4) угол наклона касательной составляет, соответственно, “+90⁰” и “-90⁰” . Значения тангенса указанных углов будут устремляться в +∞ и -∞, а длительность по времени к нулю. На выходе устройства появится сигнал, имеющий свойства дельта-функции.

Устремление амплитуды к бесконечному значению говорит о невозможности реализовать идеальный процесс дифференцирования на реальных элементах.

В качестве простейшей цепи, реализующей с достаточной степенью точности процесс дифференцирования, используется дифференцирующая цепь, схема которой приведена на рис. 2.7. Такой же вид имеют разделительные цепи между каскадами в усилителях переменного тока. Аналогичными свойствами и переходными характеристиками обладают трансформаторы.

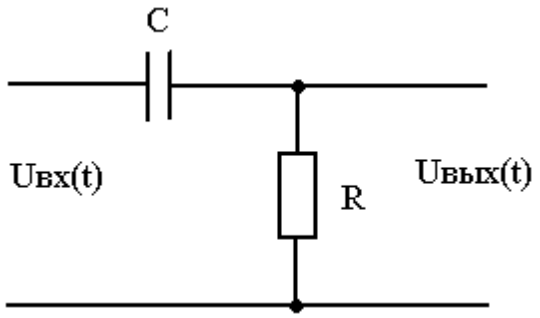



*Рис. 2.7. Дифференцирующее звено первого порядка*

Коэффициент передачи такой цепи в частотной области определится в виде

$$K(\omega) = \frac{j \cdot \omega \cdot R \cdot C}{1 + j \cdot \omega \cdot R \cdot C} \quad , \quad ,$$

где $\tau = RC$ - постоянная времени цепи.

В операторной форме

$$K(p) = \frac{P}{\frac{1}{\tau} + P} \quad . \quad .$$

Воспользовавшись преобразованием Лапласа, получаем выражение для переходной характеристики

$$h(t) = 1^{-\frac{t}{\tau}} \quad . \quad .$$

В графическом виде полученный результат приведен на рис. 2.8.

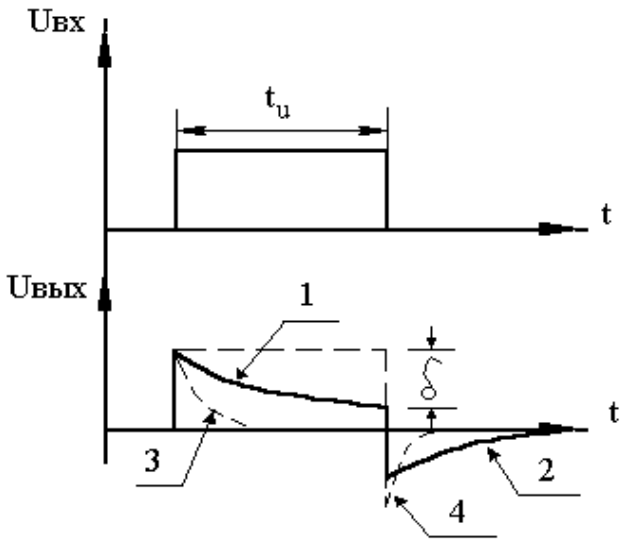



*Рис. 2.8. Результат дифференцирования реальным звеном первого порядка*

Зависимость, показанная сплошной линией (участки 1, 2), соответствует случаю, когда $\tau >> t_u$. При уменьшении постоянной времени ($\tau << t_u$) длительности импульсов на выходе уменьшаются (участки 3,4). При $\tau \to 0$ длительность импульса на выходе устремляется к нулю, то есть по этому параметру приведенная дифференцирующая цепь приближается к идеальной. Однако амплитуда импульса на выходе не может превышать амплитуду импульса на входе.

При поступлении входного импульса конденсатор начинает заряжаться. По мере заряда ток в цепи уменьшается, что приводит к уменьшению амплитуды сигнала на выходе. Этот процесс характеризует спад вершины импульса на величину "$\delta$". После окончания входного импульса заряженный конденсатор начинает разряжаться через резистор R, что и обеспечивает появление на нагрузке импульса обратной полярности (участок 2, рис. 2.8).

Получим связь между "$\delta$" и постоянной времени $\tau$.

Предположим, что на вход цепи подан импульс единичной амплитуды и конечной длительности ($t_u$). В начальный момент ($U_{t=0}$) амплитуда импульса будет равна единице. По окончании импульса амплитуда достигнет следующего значения:

$$U_{t_u=t} = 1 - \frac{t_u}{\tau} .$$

Значение “δ” определится в виде

$$\delta = U_{t=0} - U_{t=t_U} = 1 - 1^{-\frac{t_U}{\tau}} ,$$

$$\delta = 1 - 1^{-\frac{t_U}{\tau}} .$$

Определим из полученного выражения значение постоянной времени цепи:

$$\tau = \frac{t_U}{\ln \frac{1}{1-\delta}} .$$

Из полученного выражения очевидно, что с увеличением длительности передаваемых импульсов и для уменьшения спада вершины необходимо увеличивать значение постоянной времени.

Рассмотрим конкретный пример. Предположим, что через дифференцирующую цепи передаются импульсные сигналы не более 1 млс ($10^{-3}$ сек), при этом допускается спад вершины импульса не более 10% ($\delta = 0.1$), а нагрузка для цепи равна 1 кОМ. В соответствии с приведенным выражением имеем

$$\tau = \frac{t_U}{\ln \frac{1}{1-\delta}} \approx 10^{-4} \text{ сек} .$$

С учетом значения R получаем

$$C = \frac{10^{-4} \cdot 10^{6}}{R} = 0{,}1 \text{ мкФ} .$$

В том случае, когда на пути распространения импульсных сигналов встречается несколько дифференцирующих цепей, происходит дополнительное искажение формы сигнала. Будет увеличиваться спад вершины импульса, апериодическая форма переходного процесса может перейти в колебательную, что для многих случаев является нежелательным.

## 2.1.3. Контур ударного возбуждения

Контур ударного возбуждения (КУВ) представляет из себя обычный последовательный или параллельный LC-контур при воздействии на него скачка напряжения или тока (рис.2.9).

Последовательный колебательный контур, например, возникает в цепях питания, когда по общей шине подается одновременно питание на большое

количество микросхем. Шины питания обладают индуктивностью (L), а между ними образуется емкость монтажа (С). При переключении цифровых микросхем в шинах питания появляются скачки тока (участок 1, рис. 2.10), которые, воздействуя на контур, вызывают в последнем свободные затухающие гармонические колебания.

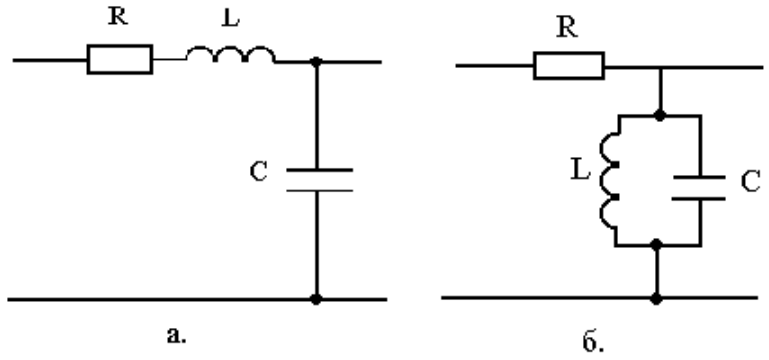



*Рис. 2.9. Последовательный и параллельный контур ударного возбуждения*

Частота свободных колебаний примерно совпадает с резонансной частотой контура и определяется в виде*

$$\omega = \frac{1}{\sqrt{LC}} \quad .$$

В виду малости значений L и С частота колебаний может достигать значений в десятки МГц, что сравнимо с тактовой частотой работы цифровых элементов. При этом суммарное напряжение питания, поступающее на микросхему, может существенно изменяться. Образующиеся в цепи питания скачки напряжения приводят к сбою работы цифровых элементов.

Напряжение на выходе последовательного колебательного контура при воздействии на него единичного скачка тока определяется в виде

$$U_C(t) \approx \frac{1}{C} e^{-a \cdot t \cdot \cos(\omega_{св} t)} ,$$

где $a = \frac{r}{2L} = \frac{1}{2} \frac{\omega_{св}}{Q}$ - коэффициент затухания;

$Q = \frac{\rho}{r} = \frac{\sqrt{\frac{L}{C}}}{r}$ - добротность контура.

---

*Подробно анализ колебательных систем изложен в книге Гоноровский И.С. Радиотехнические цепи и сигналы. -М.: Советское радио, 1964 .

Для уменьшения амплитуды паразитных колебаний и более быстрого их затухания необходимо, как это следует из приведенных формул, увеличивать значение емкости С, то есть уменьшать добротность контура. Поэтому в реальных схемах параллельно шинам питания подключают дополнительные конденсаторы (рис. 2.11). Применяемые конденсаторы должны иметь малое значение собственной индуктивности. Этому условию удовлетворяют керамические конденсаторы, имеющие емкость от тысячи до десяти тысяч микрофарад.

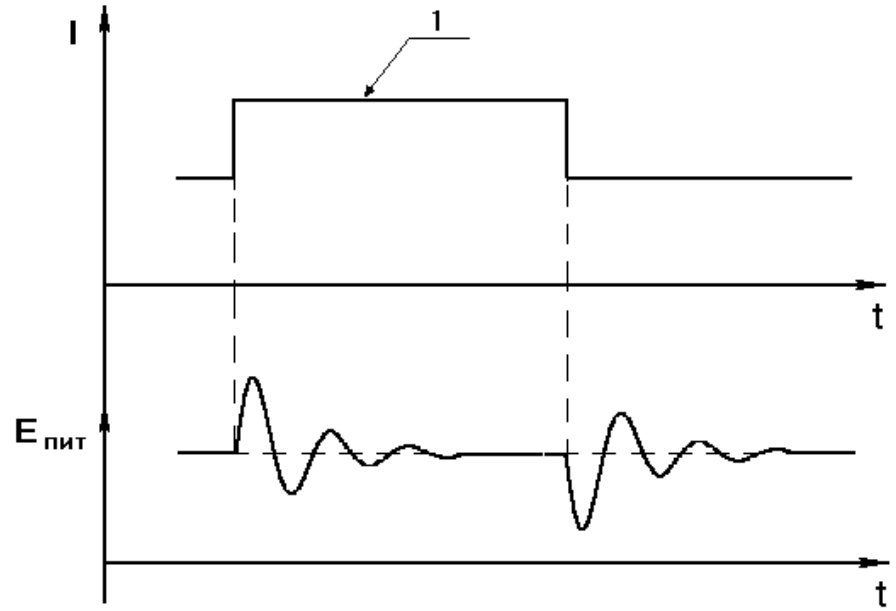



*Рис. 2.10. Прохождение импульсов через контур ударного возбуждения*

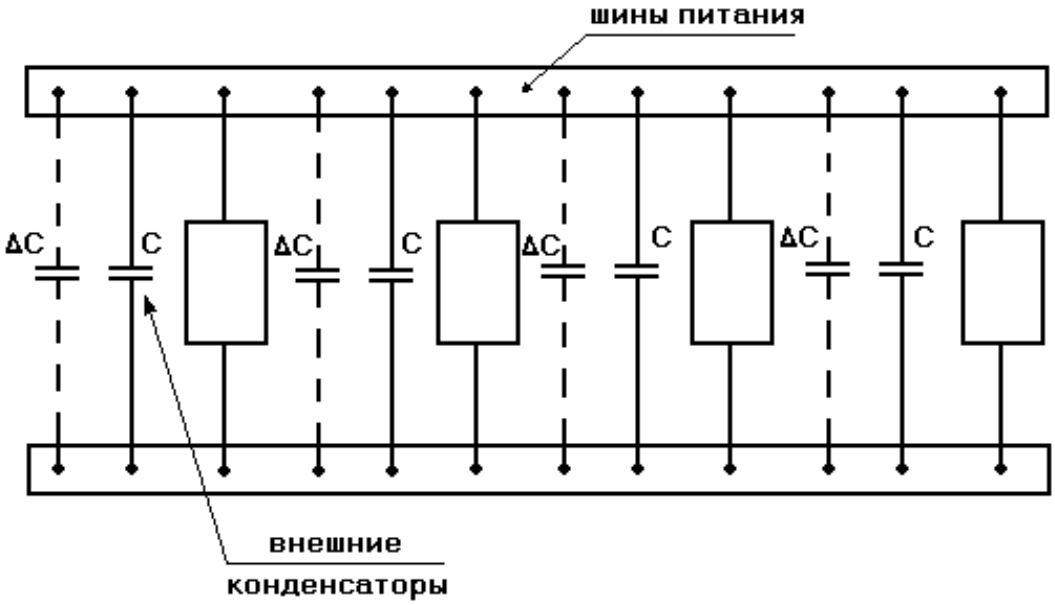



*Рис. 2.11. Вариант схемы для уменьшения колебательных процессов в шинах питания цифровых схем*

## 2.1.4. Линии задержки и длинные цепи

Рассматриваемые цепи имеют много общего, но предназначены для разных целей. Так, линия задержки (ЛЗ) может рассматриваться как своеобразная длинная линия (ДЛ). В то же время любая длинная линия может выполнять функцию ЛЗ.

Линия задержки (рис. 2.12) предназначена для задержки сигнала с целью временного согласования сигналов, приходящих от различных источников.

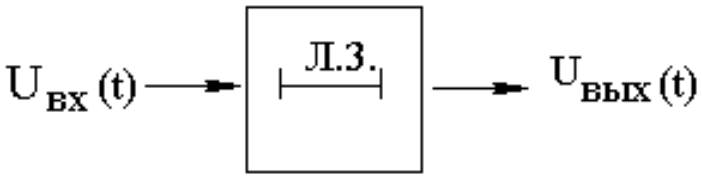



*Рис. 2.12. Линия задержки*

Идеальная ЛЗ обеспечивает не только задержку сигнала во времени ($t_з$), как это показано на рис. 2.13, но полностью сохраняет форму передаваемого сигнала. У реальных ЛЗ происходит искажение формы сигнала.

Как будет показано ниже, для задержки сигнала во времени и сохранения формы сигнала идеальная ЛЗ должна удовлетворять двум условиям:

а) коэффициент передачи линии (АЧХ) должен оставаться постоянным во всем диапазоне частот от нуля до бесконечности;

б) фазовый сдвиг (ФЧХ) должен быть пропорционален частоте.

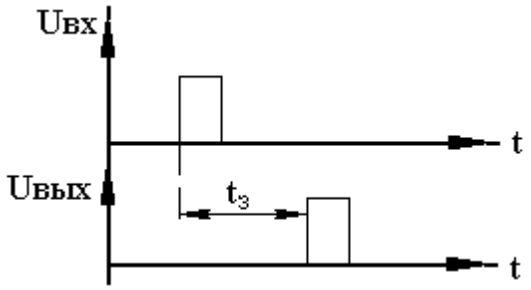



*Рис. 2.13. Прохождение импульсов через линию задержки*

На рис. 2.14 сплошными линиями показаны АЧХ и ФЧХ для идеальной ЛЗ.

Пунктирными линиями показаны зависимости АЧХ и ФЧХ у реальных ЛЗ. Верхняя частота, начиная с которой происходит отклонение от идеальной зависимости, называется частотой среза ($\omega_{ср}$). При этом сохранение формы сигнала на выходе ЛЗ будет обеспечиваться в том

случае, когда в спектре входного сигнала присутствует составляющие, частоты которых ниже частоты среза.

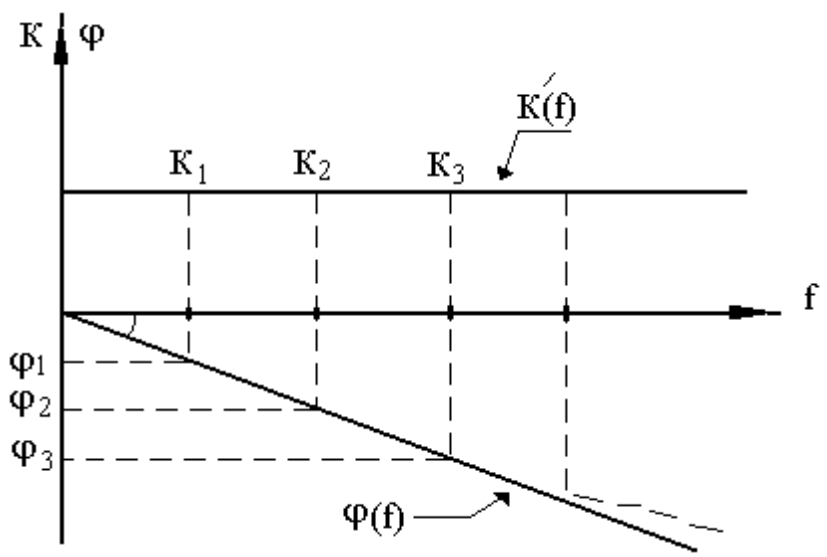



*Рис. 2.14. АЧХ и ФЧХ идеальной линии задержки*

Рассмотрим процесс задержки сигнала идеальной ЛЗ. Предположим, что имеется идеальная ЛЗ, у которой коэффициент передачи в диапазоне частот от 0 до Ґ равен единице, а фазовый сдвиг пропорционален частоте (рис.2.14). Для простоты анализа примем $\varphi_1$ = 90º, $\varphi_2$ = 180º, $\varphi_3$ = 270º и т.д. Пропустим через указанную линию сложный сигнал, в спектре которого имеются три составляющие с частотами f(первая гармоника $A_1$), 2f (вторая гармоника $A_2$) и 3f (третья гармоника $A_3$). Взаимное расположение гармонических составляющих для одного периода у входного сигнала приведено на рис. 2.15.

В соответствии с рис. 2.14 гармоническая составляющая с частотой f появится на выходе ЛЗ с фазовым сдвигом "-90º", что соответствует по времени одной четверти периода этой частоты, то есть в момент времени $t_1$.

Гармоническая составляющая с частотой 2f получит фазовый сдвиг $\varphi_2$ = -180º, что обеспечит задержку во времени, равную половине периода этой гармоники, и ее формирование на выходе также начнется в момент времени $t_1$ ($A_{2вых}$). Для третьей гармонической составляющей (3f) фазовый сдвиг составит -270º и начало ее формирования на выходе также попадет в точку $t_1$. Сравнивая сигналы на входе ЛЗ и ее выходе, можно сделать следующее заключение: а) амплитуды гармонических составляющих сохранились, т.к. К(f) = 1; б) взаимное расположение составляющих также сохранилось. Следовательно, суммарная форма сигнала на выходе будет полностью идентична суммарной форме сигнала на входе, то есть искажений формы не произошло. Но сигнал на выходе появился позже во времени (в момент $t_1$), что и обеспечило задержку. Чем больше угол

наклона в ФЧХ (рис. 2.14), тем большее время задержки обеспечивает данная Л.З.

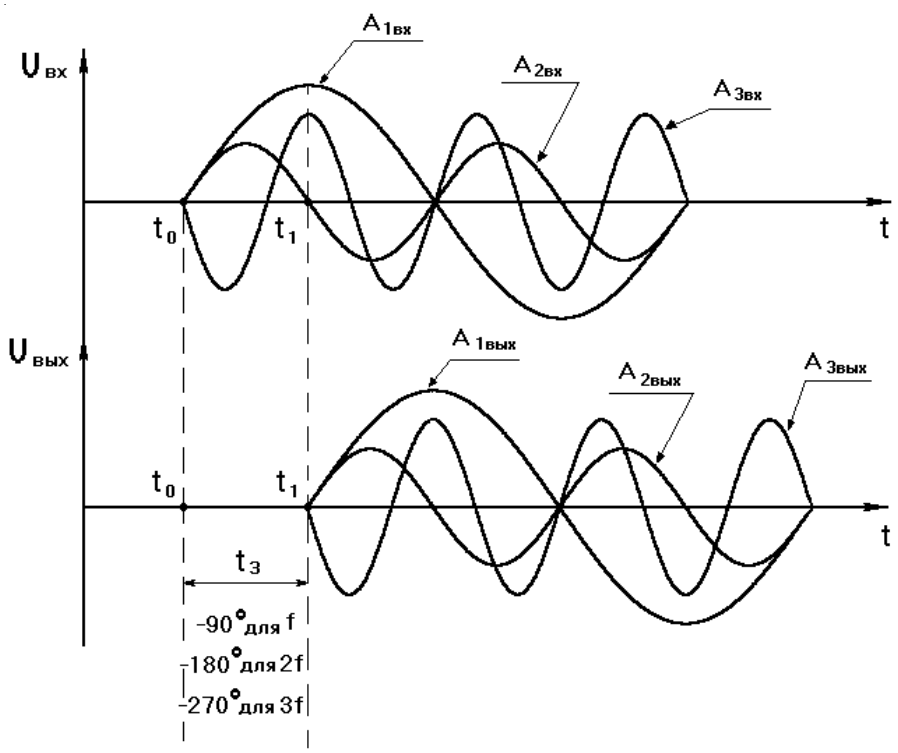



*Рис. 2.15. Результат прохождения сигналов сложной формы через ЛЗ*

На рис. 2.16 приведена схема ЛЗ, выполненная на элементах с сосредоточенными параметрами, в качестве которых выступают индуктивности (**Δ**L) и конденсаторы (**Δ**C).

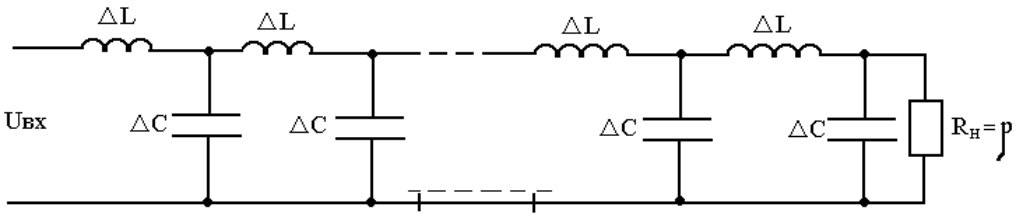



*Рис. 2.16. Схема ЛЗ, выполненной на элементах с сосредоточенными параметрами*

ЛЗ для обеспечения высокого качества передачи формы сигнала по выходу должна быть нагружена на согласованное сопротивление (r), значение которого определяется в виде

$$R_{\mathbf{H}} = \rho = \sqrt{\frac{\Delta L}{\Delta C}} \quad .$$

При отсутствии согласованного сопротивления нагрузки или отклонении его значения от расчетного в линии возникают отраженные волны, которые могут существенно изменить форму передаваемого сигнала и привести к большим искажениям.

Для обеспечения высокого качества при передаче сигналов необходимо увеличивать количество звеньев, одновременно уменьшая значения $\Delta L$ и $\Delta C$. Время задержки можно рассчитать, используя следующую зависимость:

$$t_з = n\sqrt{\Delta L \cdot \Delta C} \quad ,$$

где n – число звеньев. Для расширения полосы пропускания в идеальном случае необходимо выполнить условия:

$$n \to \infty,$$
$$\Delta L \to 0,$$
$$\Delta C \to 0.$$

В такой же мере указанные условия выполняются в линиях, выполненных на основе коаксиального кабеля. Коаксиальные кабели, используемые для связи телевизоров с антенной, выполняют роль как линии связи, так и ЛЗ. Замена сосредоточенных параметров распределенными обеспечивает работу коаксиального кабеля в широком диапазоне частот, вплоть до сотен мегагерц.

## Контрольные вопросы

1. Приведите схему дифференцирующих и интегрирующих цепей (звеньев).
2. Поясните физический процесс выполнения операций дифференцирования и интегрирования электрических сигналов с помощью таких цепей.
3. При каких условиях указанные цепи приближаются к идеальным?
4. Получите аналитическое выражение для АЧХ, ФЧХ и переходного процесса дифференцирующих и интегрирующих цепей. Что понимается под постоянной времени таких цепей ($\tau$)? Как значение постоянной времени сказывается на аналоговых и импульсных сигналах через рассмотренные цепи?
5. Приведите форму импульса на выходе таких цепей при подаче на вход скачка напряжения или импульса конечной длительности.
6. Как влияет значение постоянной времени на форму выходного импульса?
7. Как влияют паразитные факторы ($R_г$, $R_н$ $C_н$) на форму выходных сигналов?
8. Можно ли дифференцирующие и интегрирующие RC цепи использовать

в качестве простейших фильтров НЧ и ВЧ?

9. Что представляет собой контур ударного возбуждения (КУВ)? Приведите графики, отображающие реакцию контура на единичный скачок напряжения или тока.
10. Какую функциональную нагрузку несет в электронных схемах линия задержки (ЛЗ) и где она применяется?
11. Приведите обозначения ЛЗ в соответствии с ГОСТ.
12. Дайте пояснения терминам применительно к ЛЗ:
    а) время задержки ($t_з$);
    б) волновое сопротивление ($\rho$);
    в) согласованная нагрузка ($R_н$);
    г) полоса пропускания ($\Delta f$);
    д) частота среза ($f_{ср}$).
13. Какие по форме сигналы можно задерживать с ЛЗ?
14. Поясните конструктивные различия у следующих типов ЛЗ:
    а) ЛЗ с распределенными параметрами;
    б) ЛЗ с сосредоточенными параметрами;
    в) ЛЗ с твердой и жидкой средой распространения сигнала;
    г) электронные схемы ЛЗ.
15. Почему для сохранения формы задерживаемого сигнала коэффициент передачи ЛЗ должен быть постоянным во всей области частот, а фазовый сдвиг пропорционален частоте?
16. Получите аналитическое выражение, связывающее между собой фазовый сдвиг, обеспечиваемый ЛЗ, и время задержки.
17. Почему ЛЗ необходимо нагружать на согласованную нагрузку и как определяется сопротивление такой нагрузки?
18. Почему ЛЗ желательно питать от источника сигнала с выходным сопротивлением, равным волновому?
19. Какие искажения в форме сигнала могут наблюдаться при невыполнении условий, указанных в п. 15 и 17?
20. Почему в ЛЗ, выполненной на дискретных элементах, необходимо использовать большое количество звеньев, а индуктивности и емкости в отдельных звеньях выбирать как можно меньшего значения?
21. Можно ли отрезок каоксиального кабеля использовать как ЛЗ? Как экспериментально определить параметры такой ЛЗ?
22. Можно ли с точки зрения ЛЗ, как одной из причин, объяснить появление сдвинутых изображений на экране телевизора несогласованностью кабеля снижения с антенной и входом телевизора?

# Глава третья

## Ключевой режим работы элементов

Современные импульсные и цифровые устройства используют элементы, работающие в ключевом режиме. Ключевой режим характеризуется двумя состояниями. Первое состояние – элемент полностью открыт и пропускает электрический ток, т. е. находится в режиме насыщения. Второе состояние – элемент закрыт, имеет большое сопротивление и не пропускает электрический ток, находится в режиме отсечки.

На рис. 3.1 приведен механический аналог ключа.

*Рис. 3.1. Механический аналог ключа*

В замкнутом состоянии ключа (режим насыщения) значение выходного напряжения минимальное и обеспечивает на выходе уровень логического нуля. В том случае, когда ключ разомкнут (режим отсечки), выходное напряжение определяется напряжением источника питания E и обеспечивает уровень логической единицы.

В качестве ключевых элементов в настоящее время используются полупроводниковые диоды и транзисторы, обеспечивающие высокое быстродействие, т.е. обладающие способностью с высокой скоростью переходить из одного состояния в другое. Транзисторные ключи обеспечивают и усиление сигнала, т.е. восстанавливают амплитуду. Это позволяет включать последовательно практически неограниченное количество ключей без ослабления амплитуды.

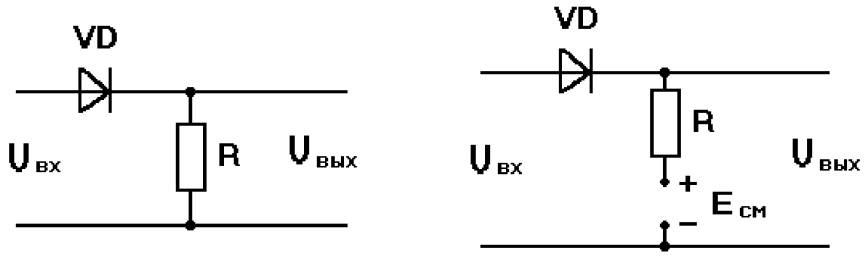
# 3.1. Диодные ключи

У диодных ключей можно выделить три разновидности:
1) последовательные диодные ключи;
2) параллельные диодные ключи;
3) двойные диодные ключи.

В свою очередь, указанные разновидности могут выполняться со смещением и без смещения.

Остановимся кратко на каждой из разновидностей.

На рис. 3.2 (а, б) приведены схемы последовательного диодного ключа без смещения и со смещением.




а) б)

*Рис. 3.2. Последовательные диодные ключи без смещения и со смещением*

Для диодных ключей важной характеристикой является передаточная характеристика, определяющая процесс передачи сигнала со входа на выход. На рис. 3.3 приведена передаточная характеристика для диодного ключа без смещения, а на рис. 3.4 - со смещением.

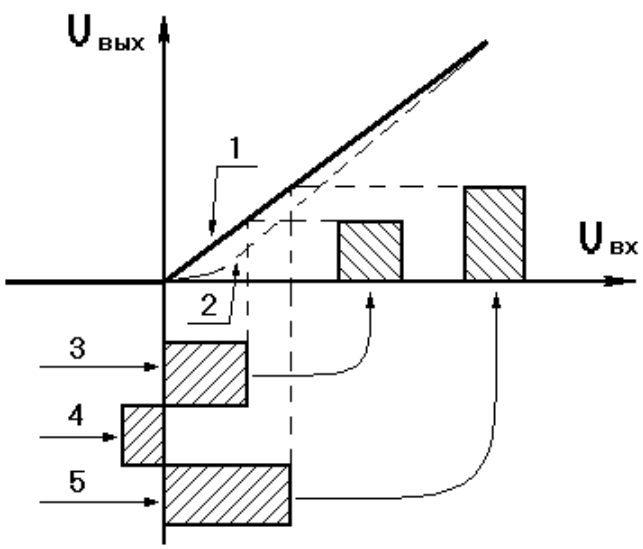



*Рис. 3.3. Прохождение импульсов через последовательный ключ без смещения*

На рисунках сплошными линиями (участки 1) показаны идеальные передаточные характеристики, а пунктиром (участок 2) реальные, учитывающие нелинейность характеристики диодов.

Рассмотрим процесс передачи сигналов диодными ключами. В ключе без смещения импульсы положительной полярности (участки 3,5) передаются без искажений, а импульс отрицательной полярности (участок 4) не проходит на выход. У ключа со смещением картина аналогичная, но появляется начальное смещение (участок 6), по значению равное напряжению смещения.

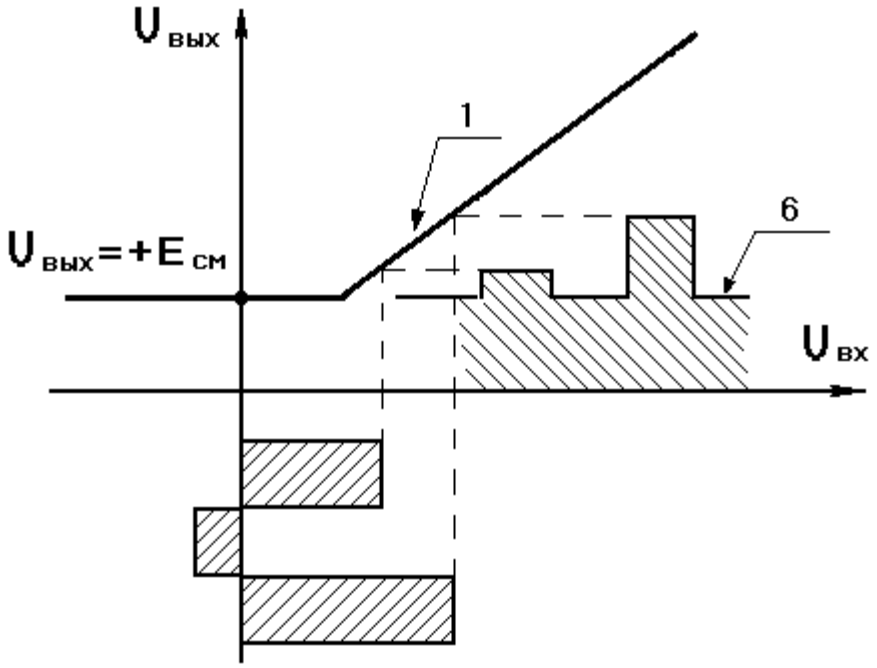
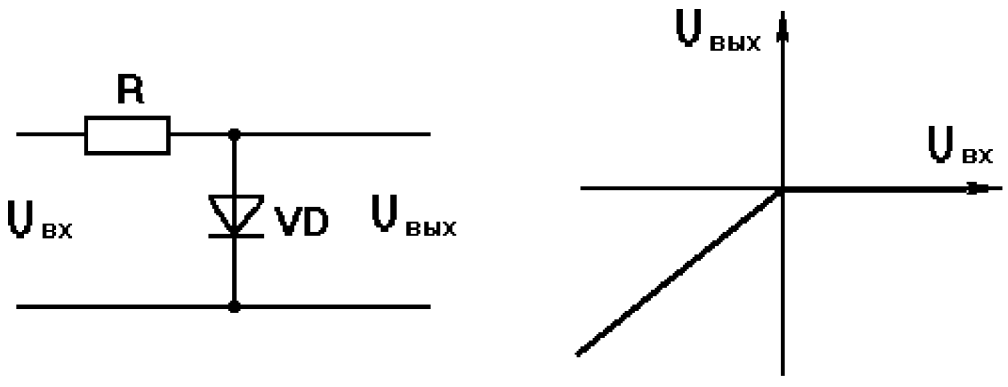



*Рис. 3.4. Прохождение импульсов через последовательный ключ со смещением*

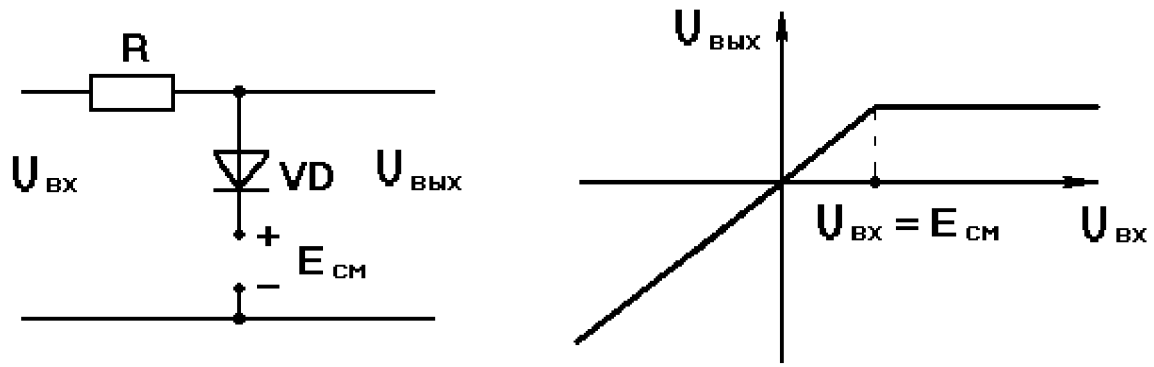
На рис. 3.5 (а,б) приведены схема параллельного диодного ключа без смещения и его передаточная характеристика.




а) б)

*Рис. 3.5. Параллельный диодный ключ без смещения (а) и его передаточная характеристика (б)*

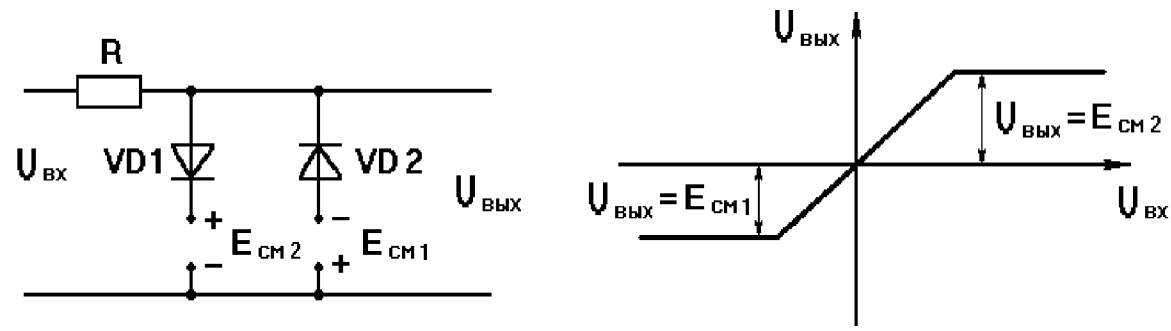
Схема параллельного диодного ключа со смещением и его передаточная характеристика приведена на рис. 3.6 (а, б).




а) б)

*Рис. 3.6. Параллельный диодный ключ со смещения (а) и его передаточная характеристика (б)*

Применяя двойные ключи (рис. 3.7 а, б), можно обеспечить двухстороннее ограничение. Уровни ограничения определяются значениями напряжений смещения.




а) б)

*Рис. 3.7. Двойной диодный ключ (а) и его передаточная характеристика (б)*

Изменяя направление включения диода и полярности напряжений смещения, можно получить, в зависимости от предъявленных требований, большое разнообразие передаточных характеристик.

## 3.2. Транзисторные ключи

На рис. 3.8 приведена схема транзисторного ключа, в которой транзистор включен по схеме с ОЭ. Схема ключа совпадает со схемой усилительного каскада.

Транзистор в ключе может находиться либо в состоянии отсечки

(т.1 рис.3.8), либо в состоянии насыщения (т.2), и при переходе из одного состояния в другое (момент формирования фронта) - некоторое время находится в активной области нагрузочной прямой (см. рис.3.8) между точками 1 и 2. При нарастании входного тока $I_Б$ достигнет значения $I_{Б\ ГР}$ (рис.3.8 т.2). Дальнейшее увеличение тока базы уже не приводит к заметному изменению коллекторного тока $I_{кн}$ и напряжения на коллекторе $U_{кн}$, но степень насыщения возрастает.

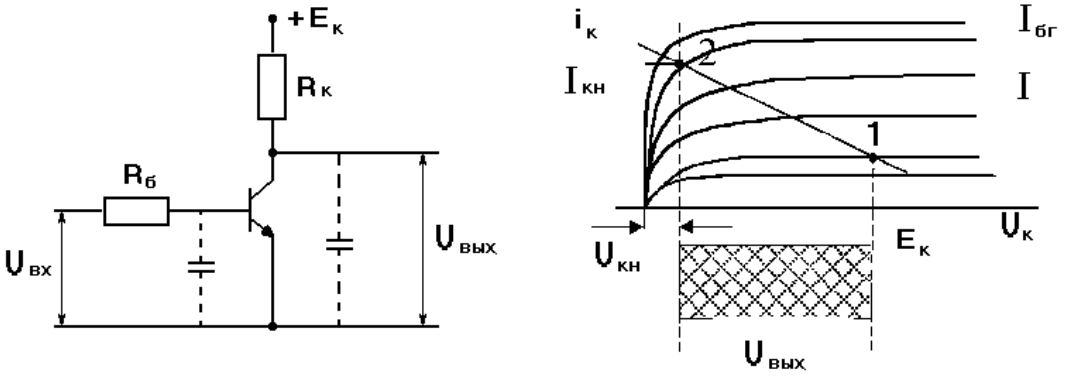



*Рис. 3.8. Транзисторный ключ и его нагрузочная линия на выходных характеристиках транзистора*

Количественно степень насыщения S, при данном токе базы $I_Б$ определяется отношением:

$$S = \frac{I_Б}{I_{Б\ ГР}} = \frac{I_Б \cdot \beta}{I_{кн}} \quad .$$

## 3.2.1. Влияния паразитных емкостей на быстродействие ключей

От длительности процессов перехода ключа из одного установившегося состояния в другое зависит быстродействие ключа, определяющее скорость обработки информации в устройстве.

Переходные процессы в ключах связаны, главным образом, с зарядом и разрядом паразитных емкостей и инерционностью транзистора.

Инерционность транзистора обусловлена накоплением и рассасыванием неосновных носителей в базе, особенно для низкочастотных приборов с граничной частотой $f_т$ порядка единиц мегагерц.

Входная емкость $C_1$ транзистора (рис.3.8) определяется в основном барьерными емкостями переходов. Благодаря этой емкости напряжение на базе при подаче на вход отпирающего перепада напряжения

изменяется не мгновенно, а по закону, близкому к экспоненциальному. Так происходит до выхода транзистора из состояния отсечки. Как только напряжение на базе пройдет через ноль и эмиттерный переход сместится в прямом направлении, ток базы значительно возрастёт, вызывая падение напряжения на резисторе $R_Б$, и только после этого начнется дальнейшее изменение напряжения на коллекторе. Таким образом, емкость $C_1$ создает задержку начала включения ключа. На длительность фронта коллекторного тока оно практически не влияет.

При выключении перезаряд емкости $C_1$ начинается после того, как коллекторный ток спадет практически до нуля. Следовательно, и на спад тока коллектора эта емкость не влияет, а лишь несколько задерживает обратное смещение эмиттерного перехода и возвращение транзистора в исходное состояние. Выходная емкость $C_2$ включает в себя емкость нагрузки и монтажную емкость. Степень удлинения фронта зависит от постоянной времени $\tau = C_2 \cdot R_К$.

## 3.2.2. Влияние инерционности транзисторов на быстродействие ключей

В ключах на диффузионных плоскостных транзисторах быстродействие определяется в основном процессами изменения заряда в области базы.

Рассмотрим переходные процессы в насыщенном ключе с ОЭ, иллюстрируя их временными диаграммами заряда в базе Q, входных и выходных токов и напряжений.

В исходном состоянии транзистор ключа закрыт отрицательным напряжением $E_2$. Тепловые токи закрытого транзистора $I_{кБ}$ и $I_{кЭ}$ малы, и в данном случае мы ими пренебрегаем. Напряжение на коллекторе в закрытом состоянии $U_К \approx E_К$. В момент времени $t_1$ на вход подается скачок отпирающего напряжения $E_1$. Это вызывает появление прямого тока $I_Б$. Входное сопротивление открытого транзистора ($r_{вх}$), подобно прямому сопротивлению диода, устанавливается не мгновенно, но достаточно быстро. Пренебрегая этим временем и учитывая, что обычно сопротивление $R_Б$ много больше установившегося значения $r_{вх}$, можно считать ток базы во время действия положительного входного напряжения неизменным и равным $I_Б = I_{Б1} \approx \frac{E_1}{R_Б}$. Под воздействием этого тока транзистор переходит из состояния отсечки в активную область и затем в состояния насыщения.

Разобьём этот процесс на два: формирование фронта выходного импульса и накопление избыточного заряда.

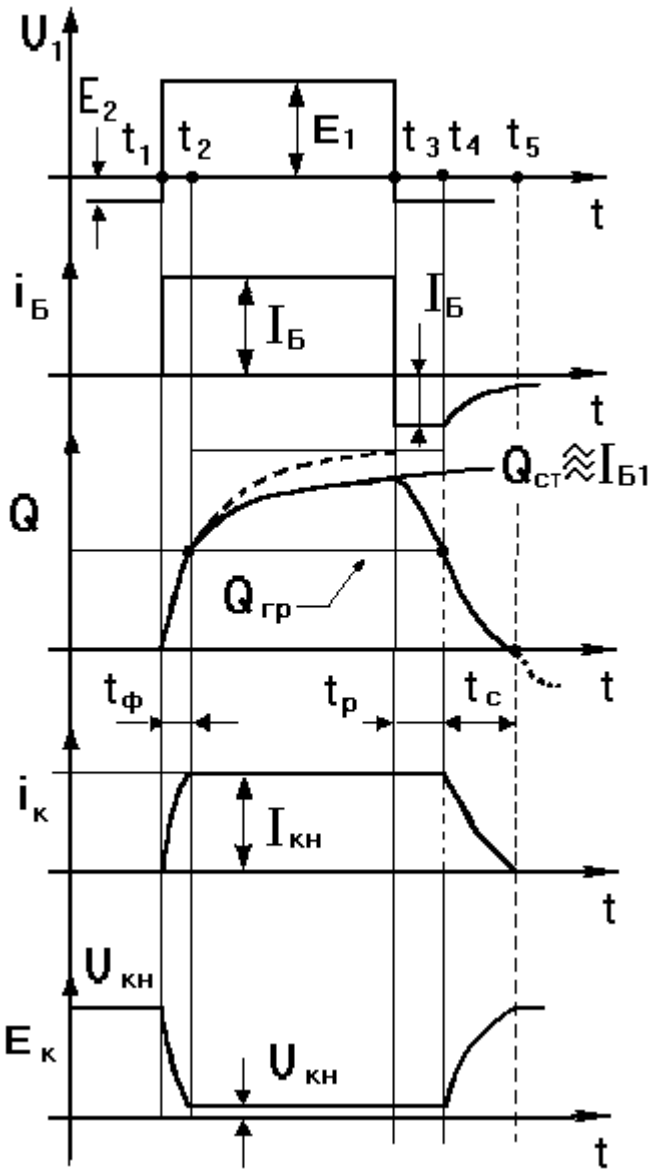



*Рис. 3.9. Эпюры напряжений и токов в транзисторном ключе*

## 3.2.3. Формирование фронта

В течение интервала времени $t_1$ - $t_2$ происходит формирование фронта импульса тока коллектора $I_к$ и выходного напряжения $U_к$. Транзистор в это время находится в активной области и в его базе растет заряд неосновных носителей, достигая в момент времени $t_2$ граничного значения $Q_{гр}$ (по экспоненциальному закону). По такому же закону увеличивается и $I_к$, как пропорциональный заряду Q. С увеличением тока $I_к$ уменьшается $U_к$ (см. рис. 3.9). В момент $t_2$ напряжение на коллекторном переходе $U_{кб}$ достигает нуля, затем коллекторный переход смещается в прямом направлении, и транзистор переходит в режим насыщения. Остаточное напряжение $U_{кн}$ также близко к нулю, поэтому дальнейшее нарастание

коллекторного напряжения тоже прекращается, ток достигает своего максимального значения, определяемого параметрами внешней цепи:

$$I_К = I_{КН} \approx \frac{E_К}{R_К}.$$

## 3.2.4. Накопление избыточного заряда

Начиная с момента $t_2$ транзистор находится в насыщенном состоянии. Теперь не только ток $I_Б$, но и токи $I_К$ и $I_Э$ практически постоянны.

Заряд в базе Q продолжает нарастать, стремясь к стационарному значению, но процесс накопления его происходит теперь при изменившихся условиях. В состоянии насыщения изменяется распределение неосновных носителей в базе. Вследствие этого изменяется их время жизни ($t_н$), причем по мере накопления заряда оно уменьшается.

## 3.2.5. Выключение ключа

Процесс выключения начинается в момент времени $t_3$, когда заканчивается положительный импульс во входной цепи. В цепи базы появляется обратный ток.

Так как из-за наличия накопленного заряда в базе входное сопротивление транзистора $r_{вх}$ по-прежнему много меньше сопротивления - $R_Б$, величина обратного тока базы определяется параметрами входной цепи $I_Б = I_{БГ} \approx \frac{E_2}{R_Б}$.

Под действием этого тока, а также вследствие рекомбинации носителей заряд в базе уменьшается. Спустя некоторое время транзистор переходит из режима насыщения в активный режим, а потом запирается. Процесс выключения также можно разбить на два этапа: 1) рассасывание избыточного заряда и 2) формирование спада импульса.

1) Заряд неосновных носителей и его распределение в базе не могут измениться мгновенно. Заряд убывает по экспоненциальному закону от $Q_{СТ}$ до $Q_{ГРАН}$. В течение этого времени, называемого временем рассасывания $t_Р$, транзистор продолжает оставаться в режиме насыщения, и ток коллектора равен $I_{КН}$. Происходит, следовательно, задержка выключения на время $t_Р$, равное $t_4 - t_3$.
2) Спад импульса. В момент $t_4$, когда заряд в базе достигнет значения $Q_{ГР}$, коллекторный переход смещается в обратном направлении, и транзистор переходит в активный режим. В течение времени $t_С$, называемого длительностью спада импульса, заряд в базе продолжает

убывать, уменьшаясь от $Q_{ГР}$ до нуля. Изменение заряда происходит также по экспоненциальному закону, но с постоянной времени $t_Р$ ($t_Р = t_А (1-\alpha) = (1+\beta)\,\tau_Р \approx \beta t_Р = \beta t_Р$). Причем экспонента стремится к некоторому отрицательному уровню $I_{БГ} \cdot t_Р$. Коллекторный ток в активном режиме пропорционален заряду и изменяется от величины $I_{кн}$ до $I_{ю} \approx 0$. В момент $t_5$ транзистор переходит в режим отсечки, и восстанавливается большая величина его входного сопротивления. Ток базы при этом убывает до $I_{бо} = 0$ не скачком, а по мере перезаряда барьерных емкостей эмиттерного и коллекторного переходов.

## 3.2.6. Способы повышения быстродействия ключей

Повысить быстродействие ключей можно путем ускорения переходных процессов в них, так как это позволит сократить период поступления входных переключающих сигналов и уменьшить энергию, рассеиваемую коммутирующими приборами за одно переключение и тем самым повысить допустимую частоту переключений при заданной средней мощности для данного устройства.

Ускорить переходные процессы можно двумя путями:

1) выбрать для ключей быстродействующие высококачественные коммутирующие приборы, обладающие малыми паразитными емкостями;
2) применить различные схемные способы повышения скорости применения заряда в базе или на емкости.

## 3.2.7. Транзисторный ключ с ускоряющим конденсатором

Для повышения быстродействия необходимо уменьшить $t_Ф$, $t_Р$, $t_С$. Уменьшение фронта можно получить при увеличение $I_Б$, но тогда возрастет степень насыщения транзистора, что приведет к увеличению времени рассасывания.

Для получения минимальной длительности всех трех показателей переходного процесса: $t_Ф$, $t_Р$, $t_С$ — необходимо, чтобы прямой ток базы при включении и обратный ток базы при выключении имели короткие выбросы, способствующие быстрейшему накоплению и рассасыванию заряда. В стационарном же состоянии после включения ток базы должен обеспечивать режим работы транзистора на грани насыщения или с заходом в насыщение настолько, чтобы в наихудшем случае сочетания отклонений параметров схемы транзистор не перешел в активный режим. Желательная форма тока базы при воздействии на вход ключа,

включающего и выключающего перепады напряжения, показано на рис. 3.10.

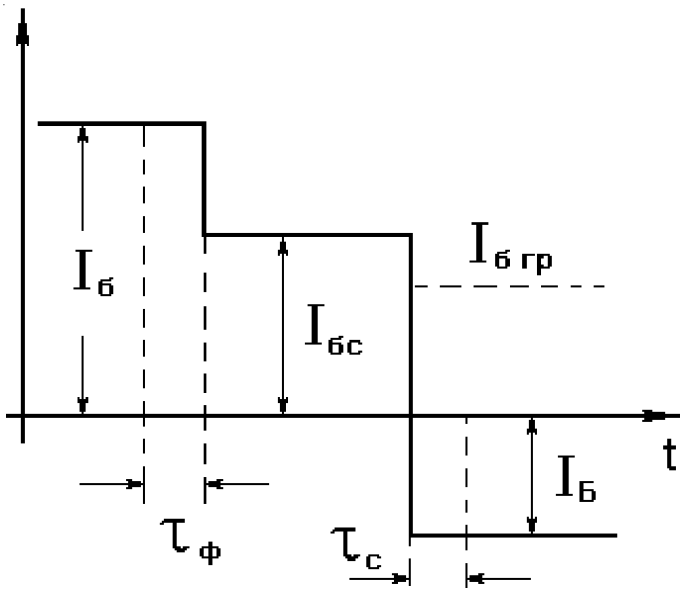



*Рис. 3.10. Идеальная форма тока в цепи базы транзисторного ключа*

По существу, все схемные способы ускорения переходных процессов в ключах сводятся к получению формы тока, подобной изображенной на рис. 3.10.

Для этого включают параллельно резистору $R_б$ ускоряющий конденсатор (рис. 3.11).

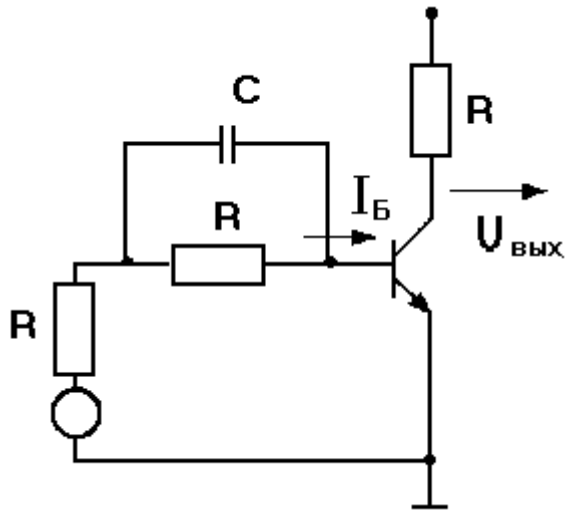



*Рис. 3.11. Транзисторный ключ с форсирующим конденсатором в цепи базы*

В момент подачи на вход отпирающего напряжения входной ток $I_{Б} = \frac{E}{R_{Г} + r_{вх\ э}}$ возрастет и быстрее будет нарастать объединенный заряд в базе, т.е. уменьшится $t_{ф}$.

По мере заряда емкости С ток $I_{Б}$ уменьшается и в стационарном режиме он принимает значение

$$I_{Б\ см} = \frac{E}{R_{Б} + R_{Г} + r_{вх\ э}} \approx \frac{E}{R_{Б}} \quad ;$$

так как $(R_{Г} + r_{вх\ э}) << R_{Б}$, то $I_{Б} >> I_{Б\ ст}$.

Обычно выбором величины $R_{Б}$ обеспечивается $I_{Бст} \approx I_{БГР}$, тогда этапа рассасывания избыточного заряда не будет и $t_{р} \approx 0$.

При включении создается обратный ток базы за счет разряда конденсатора С, который зарядился до напряжения близкого к Е. Величина этого тока в начальный момент

$$I_{Б} \approx \frac{E}{R_{Г} + r_{вх\ э}} \quad .$$

По мере разряда конденсатора обратный ток спадает до нуля. Форма тока базы при этом показана на рис. 3.12.

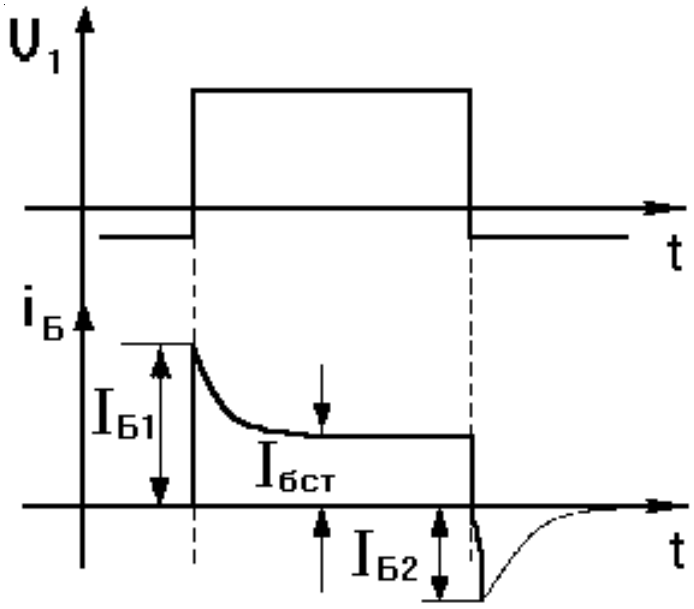



*Рис. 3.12. Реальная форма тока в цепи базы транзистора у ключа с форсирующим конденсатором*

## 3.2.8. Транзисторный ключ с нелинейной отрицательной обратной связью

Схема ключа приведена на рис. 3.13. Диод VD осуществляет

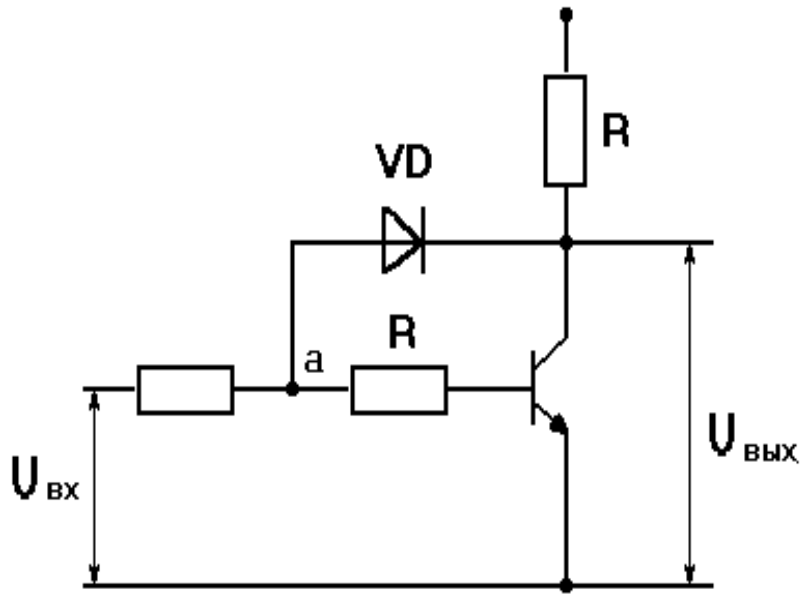



*Рис. 3.13. Транзисторный ключ с нелинейной ООС*

ООС с коллектора на базу. В исходном состоянии транзистор закрыт. Напряжение $U_к \approx E_к$, поэтому VD тоже закрыт. В момент $t_1$ на вход ключа подан положительный импульс, эмиттерный переход открывается, и в цепи базы возникает ток

$$I_Б = I_{Б1} \approx \frac{E}{R_Б + R_0} \quad ;$$

т.к. $R_0 << R_Б$, то

$$I_Б = \frac{E_1}{R_Б} \quad .$$

Величины $E_1$ и $R_Б$ выбирают так, чтобы $I_Б >> I_{Б\,ГР}$. Этим обеспечивается короткий фронт коллекторного тока $I_к$ и выходного напряжения $U_к$. Пока диод закрыт, через резистор $R_Б$ протекает только ток базы, т.е. $I_{ВХ} = I_Б$.

По мере нарастания коллекторного тока потенциал коллектора понижается. Когда он станет меньше, чем $U_A$, диод откроется и замкнет цепь ООС (момент $t_2$). После отпирания диода ток $I_{ВХ}$ практически не изменился, но теперь он равен сумме двух токов: $I_{ВХ} = I_Б + I_{VD}$.

Следовательно, замыкание цепи ОС и появление тока $I_{VD}$ привело к уменьшению тока базы до $I_{Б\ гр}$.

Сопротивление $R_0$ выбирается так, чтобы падение напряжения на нем при протекании тока базы $I_{Б\ ст}$ превышало напряжение на открытом диоде.

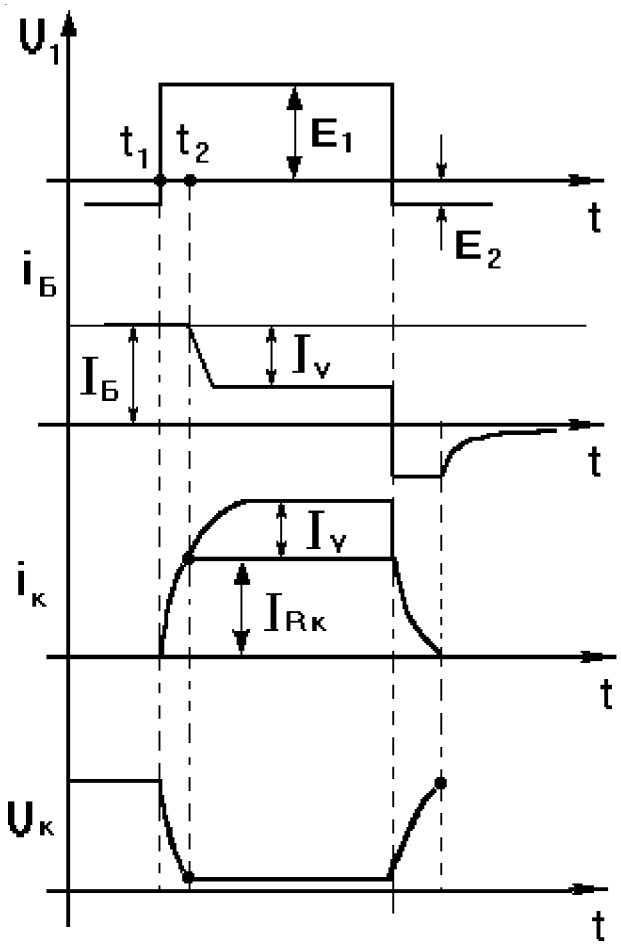



*Рис. 3.14. Эпюры напряжений и токов у транзисторного ключа с нелинейной ООС*

Это означает, что потенциал базы выше потенциала коллектора, коллекторный переход остался смещенным в обратном направлении, т.е. транзистор находится на грани насыщения после начала действия ОС. В базе не образуется избыточный заряд, т.е. время рассасывания $\tau_р$ сведено к нулю. После запирания (по окончании действия входного отпирающего направлении) спад импульса формируется, как в обычном ключе.

Таким образом в ключе с нелинейной ОС время рассасывания отсутствует. В то же время фронт выходного импульса может быть сделан очень коротким, т.к. имеется возможность беспрепятственно увеличить ток базы $I_Б$, возникающий при включении ключа. Благодаря наличию ОС остаточное напряжение на коллекторе открытого транзистора стабильно.

## Контрольные вопросы

1. Какой режим работы активных элементов называется ключевым? Поясните смысл ключевого режима (КР). Приведите форму сигнала, которую можно наблюдать в различных точках схемы, выполненной на элементах, работающих в ключевом режиме.
2. Назовите основные области электроники, где используется ключевой режим. Укажите достоинства применения КР.
3. Приведите значения прямого сопротивления (открытого ключа), обратного сопротивления (закрытого ключа) и частоту срабатывания для идеальных ключей и примерные значения указанных параметров для реальных ключей, выполненных на лампах, п/п диодах, транзисторах и на электромагнитных реле.
4. Приведите схемы транзисторных ключей при включении транзистора с ОЭ, ОБ, ОК, поясните назначение элементов. Поясните, в чем основное преимущество транзисторных ключей по сравнению с диодными.
5. Постройте нагрузочную линию по постоянному току в режиме холостого хода и при подключенной нагрузке для транзисторного ключа с ОЭ. Укажите положение рабочей точки для режима насыщения и режима отсечки.
6. Каким образом в транзисторном ключе обеспечивается режим отсечки и режим насыщения?
7. Что определяет степень насыщения транзистора? Какими элементами в схеме можно задать или изменить степень насыщения? Получите аналитическое выражение, связывающее степень насыщения (S) транзистора с элементами схемы и параметрами транзистора.
8. Какие характерные особенности можно отметить у ключей, выполненных на полевых транзисторах, по сравнению с биполярными?
9. Какие основные причины влияют на быстродействие транзисторных ключей?
10. Покажите, каким образом изменение степени насыщения транзистора сказывается на форме выходного напряжения. Можно ли это влияние рассматривать как влияние инерционности транзистора?
11. Как влияет на быстродействие ключа наличие паразитной емкости нагрузки?
12. Какие меры принимаются для увеличения быстродействия транзисторных ключей?
13. Что дает применение форсирующей емкости? Приведите схему и рассмотрите физические процессы в ключе с форсирующей емкостью.
14. За счет каких факторов происходит увеличение быстродействия в транзисторных ключах с нелинейной обратной связью? Приведите

схему такого ключа и, с помощью соответствующих диаграмм покажите процесс уменьшения длительности фронтов в выходном импульсе?

15. Изменяется ли степень насыщения транзистора в ключах с форсирующей емкостью и нелинейной обратной связью в процессе формирования выходного импульса?

## Литература


1. Гусев В.В., Зеличенко Л.Г. и др. Основы импульсной и цифровой техники. — М.: Советское радио, 1975.
2. Морозов А.Г. Электротехника, электроника и импульсная техника. – М.: Высшая школа, 1987.
3. Игумнов Д.В., Королев Г.В. и др. Основы микроэлектроники. – М.: Высшая школа, 1991.


# Глава четвертая
## Мультивибраторы

Мультивибраторы предназначены для генерирования колебаний, близких по форме к прямоугольным.

Мультивибратор представляет собой двухкаскадный усилитель, охваченный общей петлей положительной обратной связи, и имеет два квазиустойчивых состояния.

На практике используются мультивибраторы двух типов:

а) мультивибраторы, работающие в автоколебательном режиме, у таких мультивибраторов длительность импульсов ($t_и$), длительность паузы ($t_п$), длительность фронтов ($t_ф$), период (Т) и частота следования (f) импульсов определяются внутренними элементами схемы;

б) мультивибраторы, работающие в ждущем режиме, заторможенные мультивибраторы или кипп-реле, у мультивибраторов такого типа частота следования импульсов определяется частотой следования запускающих импульсов, а остальные параметры определяются внутренними элементами схемы.

Работа мультивибраторов определяется процессами, связанными с зарядом, разрядом и перезарядом конденсаторов, входящих во времязадающие цепи. Транзисторы в этих схемах работают в ключевом режиме, поочередно находясь в открытом состоянии (режим насыщения) и закрытом состоянии (режим отсечки).

# 4.1. Мультивибратор, работающий в автоколебательном режиме

Схема мультивибратора приведена на рис. 4.1*. В том случае, когда элементы схемы попарно равны ($R_{К1} = R_{К2}$, $C_1 = C_2$, $R_{Б1} = R_{Б2}$), имеем симметричный мультивибратор и в выходной последовательности, которая в данном случае называется “меандром”, длительность формируемого импульса равна длительности паузы между импульсами.

Выходные сигналы снимаются с коллекторов, где они взаимно инвертированы. На мультивибратор, работающий в автоколебательном режиме, внешние запускающие сигналы не подаются, за исключением тех случаев, когда необходимо засинхронизировать частоту данного мультивибратора с частотой другого, опорного генератора.

*Рис. 4.1. Схема мультивибратора, работающего в автоколебательном режиме*

Эпюры напряжений в различных точках схемы приведены на рис. 4.2. Рассмотрение процессов, происходящих в мультивибраторе, начнем с того момента времени, когда переходные процессы, связанные с включением напряжения питания, закончились, и схема работает в установившемся режиме, например, с момента, когда конденсатор $C_2$ заряжен, а конденсатор $C_1$ разряжен. Разряженный конденсатор $C_1$ через $R_{К1}$ и участок $БЭ_2$ начинает заряжаться от источника питания $E_К$. Ток

---

* В настоящее время мультивибраторы, как и другие цифровые схемы, проектируются и выпускаются на основе логических элементов, однако суть их работы от этого не изменяется.

заряда $C_1$ втекает в базу транзистора $VT_2$ и открывает его. Напряжение на коллекторе $U_{к2}$ резко уменьшается (участок 3 на рис. 4.2).

+E

*Рис. 4.2. Эпюры напряжений в мультивибраторе, работающем в автоколебательном режиме*

В результате открывания транзистора $VT_2$ заряженный конденсатор $C_2$ подключается к участку $БЭ_1$ транзистора $VT_1$ (на рис. 4.1 показано пунктиром). Полярность напряжения на участке $БЭ_1$ от заряженного конденсатора $C_2$ оказывается запирающей для этого транзистора (участок 2, рис. 4.2), и транзистор $VT_1$ начинает закрываться. Но напряжение на его коллекторе резко возрасти не может, т. к. конденсатор $C_1$ через открытый переход $БЭ_2$ подключился параллельно транзистору $VT_1$ (на рис. 4.1 подключение конденсатора $C_1$ показано пунктиром). Напряжение $U_{к1}$ будет повторять форму напряжения на заряжающемся конденсаторе $C_1$, т. е. будет нарастать по экспоненте (участок 1 на рис. 4.2) с постоянной времени заряда $\tau_{ЗАР} = R_{к1} \cdot C_1$. Таким образом, мультивибратор перешел в первое квазиустойчивое состояние и началось формирование первого импульса на выходе $VT_1$, а на выходе $VT_2$ в это время формируется пауза.

Отрытое состояние транзистора $VT_2$ поддерживается, с одной стороны, током заряда конденсатора $C_1$ ($\mathbf{I}_{C1}$) и, с другой стороны, током за счет базового резистора $R_{Б2}$. После окончания заряда $C_1$, т. е. после окончания формирования переднего фронта, длительность которого равна $t_ф = 3 \cdot R_{к1} \cdot C_1$, на участке "1" выходного импульса ток заряда прекращается, но остается ток, обеспечиваемый резистором $R_{Б2}$, и транзистор $VT_2$ остается

открытым (участок 4 на рис. 4.2). Закрытое состояние транзистора $VT_1$ (участок 5 на рис. 4.2) будет оставаться в течение того времени, пока на его базе присутствует отрицательный потенциал, обеспечиваемый конденсатором $C_2$ (участок 6 на рис. 4.2).

Заряженный конденсатор $C_2$ через резистор $R_{Б1}$ подключен к источнику питания $E_к$. При этом полярность напряжения на конденсаторе и источнике питания являются противоположными. По этой причине начнется процесс перезаряда конденсатора $C_2$, направленный на то, чтобы изменить на нем полярность напряжения. Изменение напряжения на конденсаторе $C_2$ определяется участком “6”. По мере перезаряда конденсатора отрицательный потенциал на нем уменьшается и в какой-то момент времени (точка 7 на рис. 4.2) становится равным “0”. Но, как известно, при нулевом потенциале на базе относительно эмиттера транзистор остается закрытым, и напряжение на конденсаторе $C_2$ продолжает расти и достигает, наконец, того значения (точка 8 на рис. 4.2), при котором транзистор $VT_1$ начинает открываться. Это минимальное напряжение составляет десятые доли вольта. Через открывающийся транзистор $VT_1$ заряженный конденсатор $C_1$ начинает подключаться параллельно участку $БЭ_2$ транзистора $VT_2$ и закрывает его. А почти разряженный конденсатор $C_2$ через $R_{к2}$ подключается к источнику питания $E_к$, через него начинает протекать ток заряда, который в данном случае будет втекать в базу транзистора $VT_1$ и еще сильнее открывать его. Происходит лавинообразное опрокидывание схемы в другое квазиустойчивое состояние, когда $VT_1$ открывается, а $VT_2$ закрывается (участки 9, 10, рис. 4.2). Начинается процесс, абсолютно аналогичный рассматриваемому, но транзисторы как бы поменялись местами. На выходе транзистора $VT_2$ ($U_{к2}$) начинает формироваться очередной импульс, а на выходе $VT_1$ ($U_{к1}$) формируется пауза между импульсами.

Определим основные качественные показатели импульсных сигналов, формируемых мультивибратором:

1) амплитуда импульса ($U_м$);

2) длительности фронтов ($t_ф^+$, $t_ф^-$);

3) длительность импульса ($t_и$) и длительность паузы ($t_п$);

4) период (T) и частота следования импульсов (f).

Транзисторы работают в мультивибраторе в ключевом режиме, переходя от режима глубокого насыщения в режим отсечки. С учетом сказанного, амплитуда импульса определится в виде

$$U_м = E_к - U_{кн} - I_{к0} \cdot R_к \approx E_к,$$

где $U_{кн}$ – остаточное напряжение на транзисторе в режиме насыщения,

$\mathbf{I}_{к0}$ – обратный ток коллекторного перехода в режиме отсечки.

Значения $U_{кн}$ и $\mathbf{I}_{к0}$ у реальных транзисторов малы, поэтому амплитуда выходного импульса практически равна напряжению питания $E_к$.

Передний фронт в выходном импульсе (участок 1, рис. 4.2) определяется временем заряда времязадающего конденсатора через коллекторный резистор $R_к$. Эти два элемента образуют интегрирующую цепь, анализ которой проведен в предыдущих частях настоящего пособия. Поэтому приведем здесь только конечный результат:

$$t_{ф1}^{+} = 3 \cdot R_{к1} \cdot C_1, \quad t_{ф2}^{+} = 3 \cdot R_{к2} \cdot C_2.$$

Отрицательный фронт формируется в момент открывания транзистора. Так как в этом случае обеспечивается очень глубокая степень насыщения, длительность отрицательного фронта будет определяться в основном частотными свойствами транзисторов. Современные транзисторы работают до частот в десятки и сотни МГц, поэтому длительность отрицательного фронта может составлять десятки наносекунд.

Длительность импульса определяется временем, в течение которого транзистор будет оставаться закрытым. Закрытое состояние транзистора, например $VT_1$, обеспечивается отрицательным потенциалом предварительно заряженного конденсатора $C_2$, который через открытый транзистор $VT_2$ оказался подключенным параллельно участку БЭ транзистора $VT_1$. Эквивалентная схема подключения конденсатора $C_2$ приведена на рис. 4.3, а процесс его перезаряда приведен на рис. 4.4.

*Рис. 4.3. Эквивалентная схема подключения конденсатора $C_2$ при формировании импульса*

*Рис. 4.4. Процесс перезаряда конденсатора $C_2$ при формировании импульса*

Нумерация участков на рис. 4.4 совпадает с нумерацией на рис. 4.2. Так как конденсатор $C_2$ подключен параллельно участку БЭ транзистора

V $T_1$, то напряжение на базе последнего будет повторять форму напряжения на конденсаторе.

В предыдущий момент времени конденсатор зарядился практически до напряжения питания $E_к$, но, в соответствии со схемой, приведенной на рис. 4.3, полярность напряжения на конденсаторе оказалась противоположной полярности источника питания, поэтому в схеме начнется процесс перезаряда (участки 6, 11). Процесс перезаряда можно представить в виде двух одновременно существующих процессов:

1) процесс разряда конденсатора $C_2$ от значения напряжения, равного "$E_К$" (зависимость приведена на рис. 4.5, участок 13);
2) процесс заряда конденсатора $C_2$ до напряжения, равного "+$E_к$" (зависимость также приведена на рис. 4.5, участок 12).

*Рис. 4.5. Процесс заряда, разряда и перезаряда конденсатора $C_2$*

Воспользуемся методом наложения. Рассмотрим отдельно влияние процесса заряда и разряда, а полученный результат просуммируем. Результат суммирования определяют участки 6, 7 на рис. 4.5.

На рис. 4.6 а, б приведены эквивалентные схемы разряда (рис. 4.6а) и заряда конденсатора (рис. 4.6б).

а) б)

*Рис. 4.6. Эквивалентные схемы разряда (а) и заряда (б) конденсатора $C_2$ в процессе формирования импульса*

Суммарное напряжение на конденсаторе определится в виде

$$U_C\, e(t) = U_{СРАЗ}\,(t) + U_{СЗАР}\,(t).$$

Для разряда и заряда имеем

$$U_{С\ РАЗ}(t) = -E_К \cdot e^{-\frac{t}{\tau_1}}\ ;$$

$$U_{С\ РАЗ}(t) = +E_К \cdot (1 - e^{-\frac{t}{\tau_1}})\ ,\quad \text{где}\ \tau = C_2 \cdot R_{Б1}\ .$$

Так как элементы схемы при разряде и заряде не изменяются, то в обоих случаях постоянная времени (t) остается тоже неизменной.

Суммарное напряжение на конденсаторе, учитывающее разряд и заряд конденсатора, определится следующей зависимостью:

$$U_{С\Sigma}\,(t) = -E_К \cdot e^{-\frac{t}{\tau}} + E_К \cdot (1 - e^{-\frac{t}{\tau}}) = E_К \cdot (1 - e^{-\frac{t}{\tau}})\ .$$

Согласно рис. 4.2, процесс формирования импульса заканчивается на участке 8. Но будем считать, что формирование импульса закончилось в точке 7, когда суммарное напряжение на конденсаторе стало равно нулю. Это внесет некоторую погрешность в вычисления, но зато позволит получить простое выражение для определения $t_И$.

Для определения длительности импульса, формируемого мультивибратором, необходимо в выражение для суммарного напряжения на конденсаторе заменить значение t на $t_{И1}$ и приравнять $U_{С\Sigma}(t_И)$ нулю:

$$U_{С\Sigma}\,(t) = E_К \cdot (1 - 2e^{-\frac{t_{И1}}{\tau}}) = 0\ .$$

Разрешив полученное уравнение относительно $t_{И1}$, получим

$$t_{И1} = 0.7 \cdot t_1 = 0.\ 7 \cdot C_2 \cdot R_{Б1}.$$

Рассуждая аналогичным образом, можно получить аналогичное выражение для длительности импульса, появляющегося на выходе второго транзистора:

$$t_{И2} = 0.7 \cdot t_2 = 0.7 \cdot C_1 \cdot R_{Б2}.$$

Непосредственно из рис. 4.2 следует, что длительность импульса на выходе одного транзистора равна длительности паузы на выходе другого:

$$t_{п1} = t_2 \ , \ t_{п2} = t_1 \quad .$$

У симметричного мультивибратора, генерирующего сигнал типа “меандр”, указанные длительности равны между собой.

Для длительности периода и частоты следования импульса легко получить очевидные соотношения:

$$T = t_{и1} + t_{п2} = t_{и2} + t_{п1},$$

$$f = \frac{1}{T} = \frac{1}{0{,}7 \cdot (C_2 \cdot R_{Б1} + C_1 \cdot R_{Б2})} \quad .$$

## 4.2. Мультивибратор с коррекцией и фиксацией

Из-за наличия относительно большого переднего фронта (участок 1, рис. 4.2) форма импульсов на выходе мультивибратора отличается от прямоугольной. Для улучшения формы, т. е. приближения их к прямоугольной, разработаны две другие модификации мультивибраторов – мультивибраторы с коррекцией и мультивибраторы с фиксацией.

Схема мультивибратора с коррекцией приведена на рис. 4.7, эпюры напряжений – на рис. 4.8.

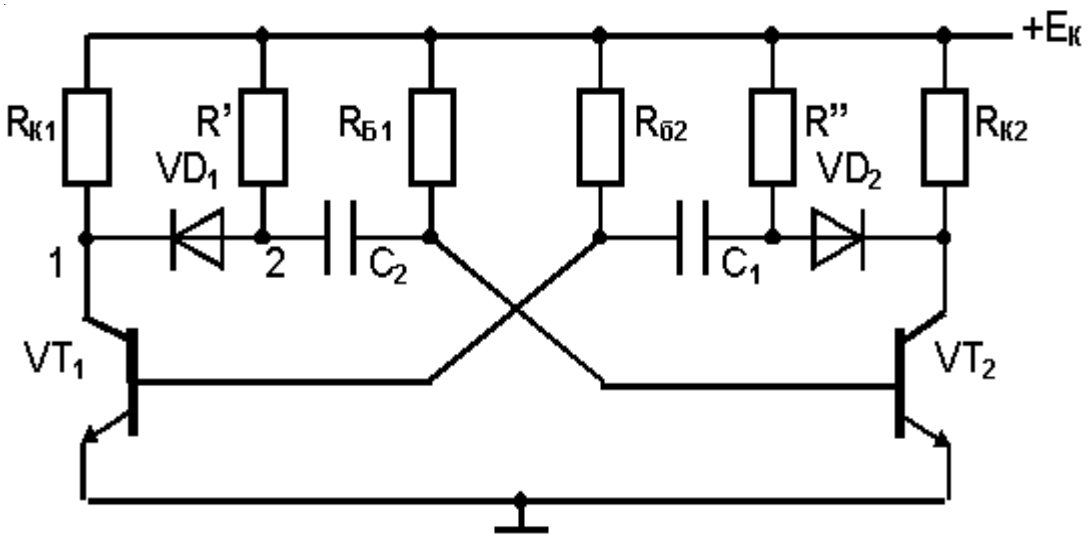



*Рис. 4.7. Схема мультивибратора с коррекцией*

В данной схеме коллекторные сопротивления $R_{к1}$ и $R_{к2}$ с помощью диодов $VD_1$ и $VD_2$ исключены из цепей заряда соответствующих базовых конденсаторов.

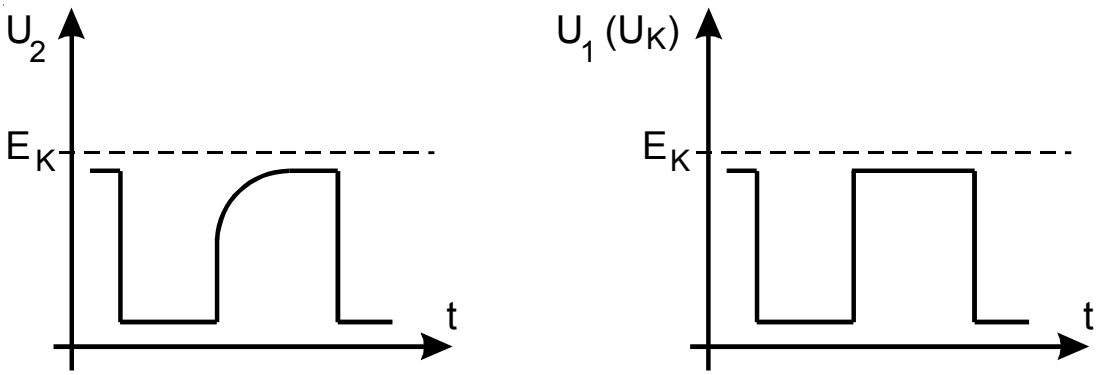



*Рис. 4.8. Эпюры напряжений в мультивибраторе с коррекцией*

Работу диодов рассмотрим на примере $VD_1$. Конденсатор $C_2$ заряжается в тот момент, когда транзистор $VT_1$ закрыт. Большой положительный потенциал, который появляется на коллекторе закрытого транзистора $VT_1$ поступает на катод диода $VD_1$ и закрывает его. В результате того, что $VD_1$ закрылся, конденсатор $C_2$ отключается от транзистора $VT_1$. Заряд конденсатора в этом случае будет проходить не через резистор $R_{к1}$, а через дополнительный резистор $R^I$, и не будет препятствовать процессу нарастания напряжения на коллекторе транзистора. Транзистор закрывается со скоростью, которая определяется его частотными свойствами, что и обусловливает наличие фронта малой длительности (участок 1, рис. 4.8). Процесс заряда конденсатора перенесен в точку 2 (рис. 4.8, участок 2).

Вторым способом повышения крутизны фронтов импульсов мультивибратора является диодная фиксация коллекторных потенциалов на уровне $E_ф$, меньшем напряжения $E_к$ (рис. 4.9). При запирании транзистора $VT_1$ конденсатор $C_2$ стремится зарядиться до напряжения, близкого к $E_к$, но как только напряжение на коллекторе $VT_1$ достигает значения $U_{к1} = E_ф$, диод $VD_1$ открывается и фиксирует потенциал коллектора $U_{к1}$ на уровне $E_ф$ (рис. 4.10).

Эпюры напряжений для мультивибратора с фиксацией приведены на рис. 4.10.

Из рис. 4.10 видно, что укорочение переднего фронта импульса достигается за счет уменьшения амплитуды импульсов. Наряду с уменьшением амплитуды импульса будет уменьшаться длительность импульса и повышаться частота следования импульсов. Это связано с тем, что в МФ конденсатор будет заряжаться до меньшего значения

напряжения, равного $E_ф$. При перезаряде напряжение на конденсаторе в этом случае достигает нулевого значения раньше (точка 1, рис. 4.10), чем это имело место в обычном мультивибраторе (точка 2, рис. 4.10).

*Рис. 4.9. Схема мультивибратора с фиксацией*

*Рис. 4.10. Эпюры напряжений в мультивибраторе с фиксацией*

## 4.3. Мультивибратор, работающий в ждущем режиме

Ждущий мультивибратор (ЖМ), заторможенный мультивибратор или кипп-реле, имеет одно устойчивое и одно квазиустойчивое состояние. Для него обязательно наличие запускающих импульсов. При этом на каждый запускающий импульс или соответствующий перепад напряжения ЖМ вырабатывает один импульс, длительность которого определяется внутренними элементами. Частота и период следования импульсов определяются частотой и периодом следования запускающих импульсов.

Схема мультивибратора с эмиттерной связью, работающего в ждущем режиме, приведена на рис. 4.11.

*Рис. 4.11. Схема мультивибратора, работающего в ждущем режиме*

На рис. 4.12 приведены эпюры напряжений, поясняющие работу ЖМ. В исходном, устойчивом, состоянии транзистор $VT_2$ открыт (рис. 4.12, участок 1) за счет того, что на его базу через резистор $R_2$ подан положительный потенциал от источника питания $E_к$. Коллекторный ток ($I_{к2}$), протекая через $R_э$, создает падение напряжения ($U_{Rэ}$), которое прикладывается к эмиттеру $VT_1$ (рис. 4.12, участок 2). Одновременно за счет делителя, образованного резисторами $R_1$ и $R_2$, на базу транзистора $VT_1$ поступает положительный потенциал с резистора $R_2$ (рис. 4.12, участок 3). Элементы схемы рассчитаны таким образом, что выполняется условие $U_{R2} < U_{Rэ}$. В результате этого оказывается, что эмиттер транзистора $VT_1$ находится под более положительным потенциалом относительно

общего провода, чем его база. По этой причине транзистор $VT_1$ оказывается закрытым. На его коллекторе появляется высокий положительный потенциал, почти равный "$+E_к$", за счет которого и заряжается времязадающий конденсатор С. В таком состоянии ($VT_1$ – закрыт, $VT_2$ – открыт) ждущий мультивибратор может находиться бесконечно долгое время, пока на его вход не поступит запускающий импульс (рис. 4.12, участок 4). За счет этого импульса транзистор $VT_1$ открывается, заходит в режим насыщения (рис. 4.12, участок 5). Все три электрода "стягиваются в точку". Заряженный конденсатор С через открытый транзистор $VT_1$ подключается к участку БЭ транзистора $VT_2$ (показано пунктиром) и закрывает его (рис. 4.12, участок 6) за счет отрицательного потенциала (участок 7).

*Рис. 4.12. Эпюры напряжений в мультивибраторе, работающем в ждущем режиме*

Так как транзистор $VT_2$ закрылся, то его коллекторный ток ($\mathbf{I}_{к2}$) стал равен нулю, но появился коллекторный ток первого транзистора ($\mathbf{I}_{к1}$). В реальных схемах значение резистора $R_{к1}$ выбирают больше, чем $R_{к2}$, т. е. $R_{к1} > R_{к2}$. Поэтому коллекторный ток открытого первого транзистора

меньше коллекторного тока открытого второго транзистора. Соответственно снизится и падение напряжения на $R_э$ (рис. 4.12, участок 8). При выполнении указанного условия ($R_{к1} > R_{к2}$), даже после того, как входной импульс закончился, первый транзистор остается открытым, а второй закрытым. После этого начинается процесс перезаряда конденсатора “С” через резистор $R_{Б2}$. В дальнейшем процесс происходит абсолютно аналогично процессу, рассмотренному при анализе мультивибратора, работающего в автоколебательном режиме.

## Контрольные вопросы

1. Какую функцию в электронных устройствах выполняют мультивибраторы (М)? Сигналы какой формы вырабатываются мультивибраторами?
2. В чем основное отличие между М, работающем в автоколебательном режиме, от М, работающих в ждущем режиме? Поясните термины: устойчивое состояние , квазиустойчивое состояние.
3. Приведите схему М, работающего в автоколебательном режиме. Поясните назначение каждого элемента в схеме.
4. Приведите эпюры напряжений на коллекторах и базах транзисторов, а также на каждом из времязадающих конденсаторов.
5. Поясните процесс возникновения и существования релаксационных колебаний в такой схеме.
6. Покажите путь заряда одного из конденсаторов в схеме. Поясните, на какой из параметров выходного сигнала оказывает влияние процесс заряда конденсатора.
7. Покажите пути двух составляющих тока базы открытого транзистора.
8. Получите аналитическое выражение, определяющее длительность переднего фронта в выходном импульсе.
9. Что влияет на длительность заднего фронта импульса?
10. Покажите путь перезаряда конденсатора, заряженного в течение формирования предыдущего полупериода.
11. С помощью эпюр напряжений, поясняющих процесс перезаряда, определите длительность процесса перезаряда.
12. На какой из параметров выходного импульса оказывает влияние процесс перезаряда конденсатора?
13. Получите аналитическое выражение, определяющее длительность выходного импульса, длительность паузы, частоту и период следования импульсов.
14. Чем определяется амплитуда импульсов на выходе М, работающего в автоколебательном режиме?
15. В чем разница в форме выходных напряжений в симметричном и

несимметричном мультивибраторах?

16. С какой целью были разработаны М с фиксацией и коррекцией (МФ и МК)?
17. Приведите схемы и эпюры напряжений для МФ и МК. Поясните принцип действия и рассмотрите процесс формирования выходных импульсов. Какую функцию выполняют диоды в рассмотренных М?
18. Покажите, какими способами можно обеспечить напряжение фиксации в МФ.
19. За счет чего обеспечивается в МФ и МК уменьшение длительности фронтов?
20. Зависит ли длительность и частота следования импульсов в МФ от значения напряжения фиксации?
21. Чем определяется амплитуда импульсов в рассмотренных мультивибраторах?
22. В чем достоинства и недостатки МФ и МК по сравнению с обычным мультивибратором, работающим в автоколебательном режиме?

## Литература


1. Гусев В.В., Зеличенко К.В. и др. Основы импульсной и цифровой техники. - М.: Советское радио, 1975.- 438 с
2. Гусев В.Г., Гусев Ю.М. Электроника. – М.: Высшая школа, 1982.
3. Герасимов В.Г. Основы промышленной электроники. – М.: Высшая школа, 1988.


# Глава пятая

## Генераторы линейно–изменяющегося напряжения и тока

В системе развертки телевизоров, осциллографов, дисплеев, а также в других электронных устройствах находят широкое применение генераторы линейно-изменяющегося напряжения (ГЛИН) и тока. Иногда такие генераторы называют генераторами пилообразного напряжения или тока. У таких генераторов на выходе напряжение или ток в течение некоторого времени изменяются по линейному закону. Если напряжение изменяется от меньшего значения к большему, то его называют линейно нарастающим, если наоборот – линейно падающим.

Можно выделить два основных типа таких генераторов.

1. Генераторы, в которых длительность импульса равна длительности

входного управляющего импульса.

2. Генераторы, в которых длительность рабочего хода определяется элементами схемы.

Кроме того, генераторы линейно–изменяющегося напряжения и тока, в зависимости от способа формирования выходных импульсов, можно разделить на аналоговые и цифровые.

## 5.1. Простейшие генераторы линейно–изменяющегося напряжения

Для формирования линейно–изменяющегося напряжения используются процессы, связанные с зарядом и разрядом конденсаторов. Простейшая схема ГЛИН и диаграммы напряжений приведены на рис. 5.1 а, б.

а) б)

*Рис. 5.1. Схема ГЛИН (а) и эпюры напряжений (б)*

Транзистор, используемый в схеме, работает в ключевом режиме. Под воздействием входных импульсов он переходит из закрытого состояния (режим отсечки, участки 1,2,3) в открытое состояние (режим насыщения, участки 4,5,6). В исходном состоянии транзистор закрыт и конденсатор заряжен до напряжения питания "+$E_к$" (точка 7, рис. 5.1, б). При поступлении первого импульса конденсатор разряжается практически до нуля через малое сопротивление открытого транзистора (участок 8). В следующую паузу (участок 2) транзистор закрывается и начинается процесс заряда конденсатора (участок 9), т. е. формируется рабочий или прямой ход линейно–нарастающего напряжения. Конденсатор по экспоненциальному закону через резистор $R_к$ стремится зарядиться до напряжения питания "+$E_к$", однако с приходом очередного запускающего импульса (участок 5) транзистор снова закрывается и формируется

обратный ход (участок 10). Далее процесс периодически повторяется. Так как заряд конденсатора в данной схеме происходит по экспоненциальному закону, то только на начальном участке экспоненты выходное напряжение приближается к линейно–изменяющемуся. Для обеспечения малого значения коэффициента нелинейности необходимо выполнять условие $t = R_{к`} \cdot C >> t_{ГР}$ , т.е. постоянная времени интегрирующей цепи должна быть много больше времени прямого хода выходного напряжения. При выполнении указанного условия коэффициент нелинейности будет уменьшаться, но одновременно будет уменьшаться и коэффициент использования напряжения $E_к$.

Для обеспечения высокого качества выходного напряжения необходимо обеспечить заряд конденсатора постоянным (стабильным) током. Действительно, если заряжать конденсатор постоянным током, то напряжение на нем определится в виде

$$U_c(t) = C^{-1} \cdot \int i(t)dt = C^{-1} \cdot i \cdot t, \text{ где } i(t) = const.$$

Постоянства зарядного тока можно достичь при использовании генератора тока. Обеспечить постоянство зарядного тока можно, используя для этой цели операционный усилитель. Схема ГЛИН на основе операционного усилителя приведена на рис. 5.2.

*Рис. 5.2. Схема ГЛИН на основе операционного усилителя*

Благодаря наличию отрицательной обратной связи обеспечивается постоянство тока заряда конденсатора, значение которого определится в виде

$$I_{ЗАР} = \frac{U_{ВХ}}{R} .$$

Наличие постоянного тока через конденсатор , в свою очередь, обеспечивает линейный закон нарастания напряжения. Разряд конденсатора и формирование обратного хода пилообразного напряжения осуществляется с помощью полевого транзистора VT. При подаче сигнала сброса на затвор транзистора последний открывается и через его малое сопротивление происходит разряд конденсатора, после чего схема готова к формированию следующего периода пилообразного напряжения (рис. 5.3).

*Рис. 5.3. Формирование пилообразного напряжения в ГЛИН*

Участок 1 соответствует времени заряда конденсатора, а участок 2 – разряду конденсатора. Высокую линейность пилообразного напряжения можно обеспечить при использовании конденсатора с малой утечкой и операционного усилителя с большим коэффициентом усиления.

## 5.2. Цифровые генераторы линейно–изменяющегося напряжения

Генераторы, выполненные на основе цифровых элементов, обеспечивают достаточно высокую линейность формируемого пилообразного напряжения, а также позволяют легко перестраивать частоту следования выходных сигналов.

Для формирования линейно–изменяющегося напряжения используются цифро–аналоговые преобразователи (ЦАП).

Простейший вариант такого генератора приведен на рис. 5.4.

Здесь использовано сочетание счетчика импульсов, выполненного на триггерах, и ЦАП на основе резистивной матрицы. При поступлении на вход последовательности импульсов на выходах триггеров формируется параллельный двоичный код, который в ЦАП преобразуется в напряжение. В том случае, когда счетчик импульсов работает в режиме суммирования, на выходе формируется ступенчато–нарастающее напряжение (рис. 5.5).

*Рис. 5.4. Цифровой генератор линейно изменяющегося напряжения на основе счетчика импульсов*

При применении счетчика, работающего в режиме вычитания, формируется ступенчато падающее напряжение (рис. 5.6).

*Рис. 5.5. Ступенчато-нарастающее напряжение*

*Рис. 5.6. Ступенчато-падающее напряжение*

Для приближения ступенчато изменяющегося напряжения к линейно изменяющемуся напряжению необходимо применить счетчик и ЦАП с большим числом разрядов.

## Литература

1. Потемкин И. С. Функциональные узлы цифровой автоматики. – М.: Энергоатомиздат, 1988.
2. Букреев И. Н. и др. Микроэлектронные схемы цифровых устройств. – М.: Радио и связь, 1990.
3. Гусев В. В., Зелененко К. В. и др. Основы импульсной и цифровой техники. - М .: Советское радио, 1975.
4. Калабеков Б. А. Цифровые устройства и микропроцессорные системы". - М.: Радио и связь, 1987.

# Глава шестая

## Логические элементы

### 6.1. Общие положения

Назначение. Логические элементы (ЛЭ) предназначены для выполнения простейших логических операций:

1. Логический элемент "ИЛИ" (OR) выполняет операцию логического сложения (дизъюнкция), обозначается "+" или V. На принципиальных схемах в верхнем левом углу прямоугольника, обозначающего микросхему ставится "1" (рис. 6.2).
2. Логический элемент "И" (AND) выполняет операцию логического умножения (конъюнкция), обозначается * или $\Lambda$. На принципиальных схемах в верхнем левом углу прямоугольника, обозначающего микросхему, ставится знак & (рис. 6.3).
3. Логический элемент "НЕ" (NOT) выполняет операцию логического отрицания (инверсия), обозначается чертой над логическим выражением. Операция инверсии обозначается на принципиальных схемах кружком на соответствующем входе или выходе (рис. 6.4).
4. Операция эквивалентности обозначается знаком "=".

Область применения. На основе указанных логических элементов спроектированы и построены практически все элементы и функциональные узлы цифровой и вычислительной техники.

В зависимости от применяемых схемных решений и элементной базы ЛЭ подразделяются на следующие разновидности:

ДЛ – диодная логика;

ДТЛ – диод-транзисторная логика;

ТТЛ – транзисторно-транзисторная логика;

ЭСЛ – логические элементы со связанными эмиттерами и т. д.

ЛЭ можно представить в виде электронного устройства, имеющего несколько входов и один выход (рис. 6.1).

*Рис. 6.1. Общее обозначение логических элементов*

Входные сигналы ($X_i$) и выходной сигнал (F) могут принимать только два значения – или уровень логического нуля (0), или уровень логической единицы (1). В зависимости от конкретной физической реализации ЛЭ более положительному значению физической величины соответствует состояние “логическая 1”, а менее положительному значению - “логический 0”. Такое соотношение называется положительной логикой. Обратное отношение называется отрицательной логикой.

Для ЛЭ, напряжение питания которых равно 5 В, уровень логического нуля составляет 0,4 В, а уровень логической единицы – 2,4 В. При других напряжениях питания уровни (0) и (1) принимают, соответственно, другие значения.

Для характеристики возможностей ЛЭ введено понятие коэффициента объединения (n). Коэффициент объединения определяет, с каким количеством входных сигналов данный элемент может проводить логические операции. Так, для элемента, схема которого приведена на рис. 6.1, n = 4. Нагрузочную способность ЛЭ определяет коэффициент разветвления (m). Коэффициент разветвления показывает, на какое количество входов аналогичных элементов может быть нагружен по выходу данный элемент. В большинстве случаев значение m равно 10, но имеются элементы с более высокой нагрузочной способностью.

Кроме указанных параметров ЛЭ характеризуются быстродействием (время задержки), напряжением питания и потребляемой мощностью.

В заключение приведем некоторые рекомендации по применению ЛЭ. 1. В настоящее время все ЛЭ выпускаются в интегральном исполнении.

Схемотехника элементов выполнена таким образом, что позволяет соединять их между собой непосредственно без дополнительных согласующих элементов.

2. Некоторые входы могут не использоваться. При этом ЛЭ воспринимает сигнал на этом входе как уровень логической единицы, например, в серии ТТЛ. В других сериях реакция элемента на незадействованный вход может быть другой.
3. В тех случаях, когда применяются ЛЭ с разными значениями логических уровней, используются специальные микросхемы для согласования уровней по напряжению и потребляемой мощности при их соединении.
4. По входам допускается параллельное соединение нескольких элементов. По выходам категорически запрещено параллельное соединение ЛЭ, за исключением тех случаев, когда элемент имеет третье состояние (Z-состояние), или в элементах предусмотрены специальные меры, которые позволяют это делать.

## 6.2. Функциональные возможности логических элементов

На рис. 6.2 приведено обозначение трехвходового ЛЭ, выполняющего операцию логического сложения (элемент “ИЛИ”).

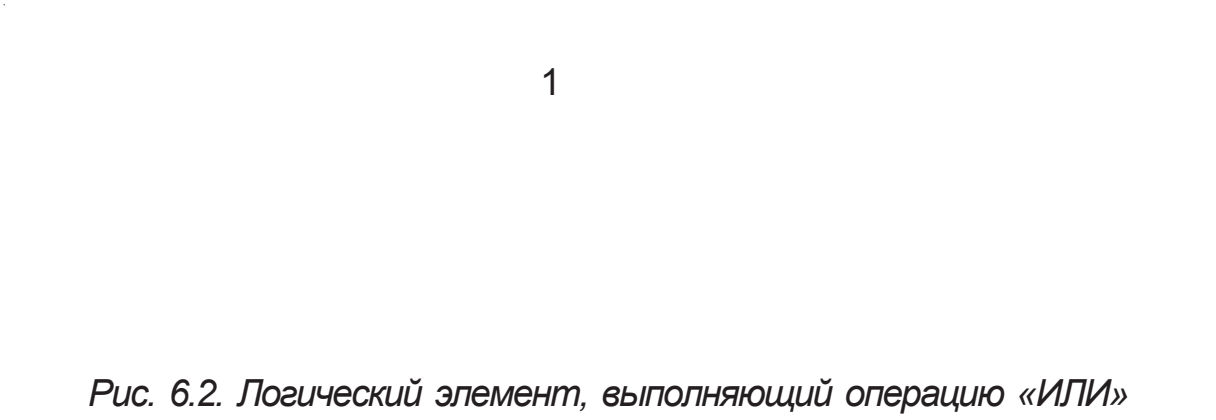



*Рис. 6.2. Логический элемент, выполняющий операцию «ИЛИ»*

На выходе ЛЭ, выполняющего операцию “ИЛИ”, появляется сигнал, соответствующий уровню логической единицы в том случае, когда хотя бы на одном из входов присутствует сигнал, соответствующий уровню логической единицы.

Реакцию ЛЭ на комбинацию входных сигналов отображают в виде таблицы состояний или таблицы истинности (табл. 6.1).

Таблица 6.1

*Таблица истинности для логических элементов «ИЛИ», «ИЛИ-НЕ»*

| $X_0$ | $X_1$ | F | $\overline{F}$ |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 |

На рис. 6.3 приведено обозначение трехвходового ЛЭ, выполняющего операцию логического умножения (элемент “И”).

*Рис. 6.3. Логический элемент, выполняющий операцию «И»*

На выходе ЛЭ, выполняющего операцию “И”, появляется сигнал, соответствующий уровню логической единицы в том случае, когда на всех входах присутствует сигнал, соответствующий уровню логической единицы. Ниже приведена таблица истинности для элемента, выполняющего логическую операцию “И”.

Таблица 6.2

*Таблица истинности для логических элементов «И», «И-НЕ»*

| $X_0$ | $X_1$ | F | $\overline{F}$ |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 |

Обозначение элемента, выполняющего операцию инверсии (“НЕ”),

приведено на рис.6.4. Записывается указанная операция следующим образом: F = X. Приведенное выражение читается: F равно не X.

*Рис. 6.4. Логический элемент, выполняющий операцию инверсии (НЕ)*

Для расширения функциональных возможностей объединяют элементы, выполняющие операции “ИЛИ” и “И” с элементом, выполняющим операцию “НЕ”. Обозначение таких элементов приведено на рис. 6.5 а, б.

а) б)

*Рис. 6.5. Логические элементы, выполняющие операцию «ИЛИ-НЕ» (а) и операцию «И-НЕ» (б)*

ЛЭ, выполняющий операцию “И-НЕ”, обладает так называемой функциональной полнотой, так как на его основе путем соответствующих комбинаций можно получить логические элементы, выполняющие любые логические операции.

## 6.3. Диодные логические элементы

На рис. 6.6 приведен вариант диодного логического элемента, выполняющего операцию “ИЛИ”. Здесь использованы несколько последовательных диодных ключей, работающих на общую нагрузку.

Выходные сигналы проиммитированы источниками $U_0$, $U_1$, $U_2$. Предположим, что $U_0 = U_1 = U_2 = [0]$, т.е. $X_0 = X_1 = X_2 = 0$. В этом случае выходная функция F также будет равна 0. Но достаточно хотя бы на одном из входов появиться сигналу с уровнем логической единицы (например, $U_1 = [1]$), соответствующий диод откроется (в данном случае $VD_1$) и передаст сигнал от источника $U_1$ на резистор R, за счет чего выходная

функция F примет значение, равное уровню логической единицы. Появление на других входах уровня логической единицы выходную ситуацию не изменят. Таким образом, в приведенной схеме реализуется логический элемент, выполняющий функцию “ИЛИ”.

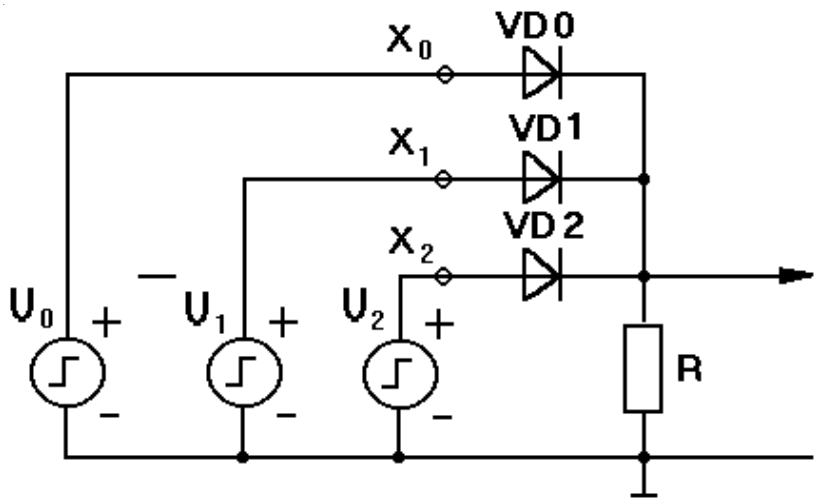



*Рис. 6.6. Диодный логический элемент, выполняющий операцию «ИЛИ»*

Для реализации элемента, выполняющего функцию “И”, используются диодные ключи со смещением. Схема логического элемента приведена на рис. 6.7.

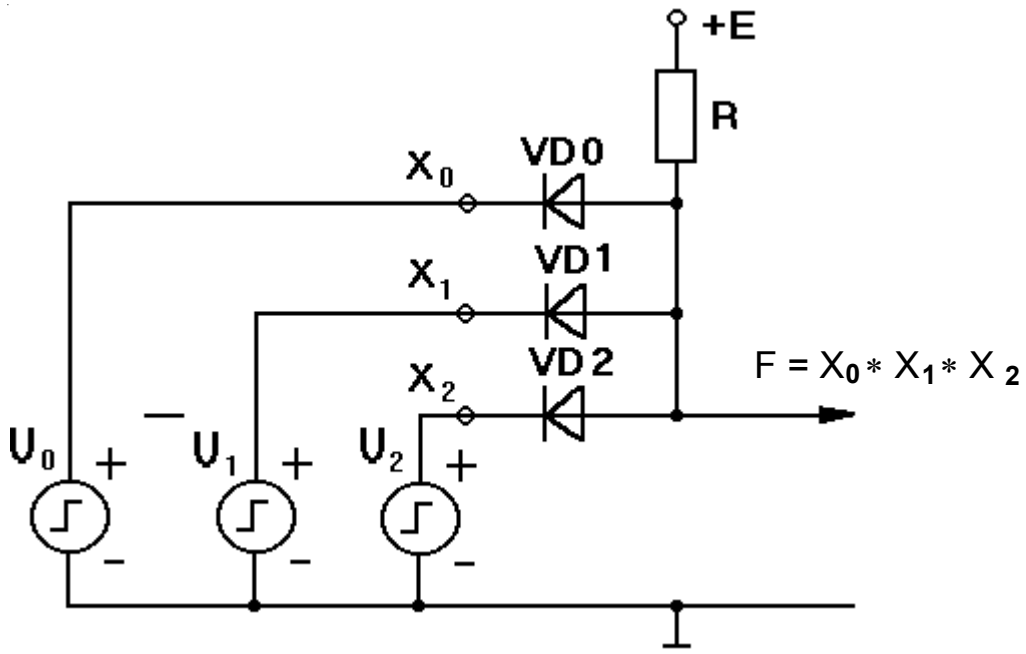



*Рис. 6.7. Диодный логический элемент, выполняющий операцию «И»*

При условии $X_0 = X_1 = X_2 = 0$ катоды всех диодов через входные источники подключены к общему проводу (рис. 6.8).

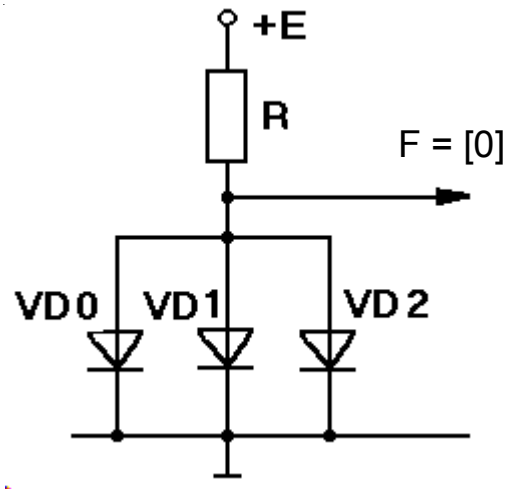



*Рис. 6.8. Эквивалентная схема логического элемента, выполняющего операцию «И»*

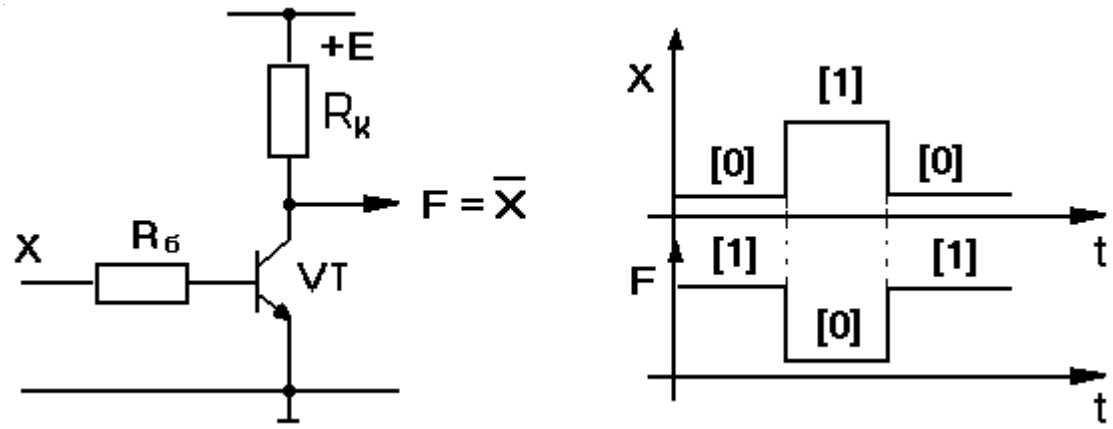
Под действием источника “+E” все диоды открыты, выходное напряжение будет определяться значением прямого падения напряжения на диоде и составит несколько десятых долей вольта, что соответствует уровню логического нуля. При поступлении на один из входов сигнала уровня логической единицы (например, $U_0 = [1]$) соответствующий диод ($VD_0$) закроется, однако выход будет шунтироваться малым значением сопротивления двух других диодов ($VD_1$, $VD_2$). Та же картина будет наблюдаться и при поступлении уровней логической единицы на двух входах. И только при наличии на всех входах уровней логической единицы выходной потенциал повысится, что будет соответствовать появлению на выходе уровня логической единицы. Следовательно, рассмотренный вариант логического элемента реализует функцию “И”.

## 6.4. Логический элемент, реализующий функцию инверсии

На основе диодных ключей нельзя реализовать элемент, реализующий функцию “НЕ”. Для этой цели используется транзисторный ключ, схема которого и эпюры напряжений приведены на рис. 6.9 а, б.

В логическом элементе транзистор включен по схеме с ОЭ, что обеспечивает поворот фазы на 180° и, соответственно, операцию инверсии. Благодаря усилительным свойствам транзистора здесь происходит восстановление уровня сигнала. Диодные логические элементы

применяются в сочетании с транзисторным ключом. На рис. 6.10 приведен элемент диодно – транзисторной логики, реализующий функцию “И – НЕ”.




а) б)

*Рис. 6.9. Логический элемент, выполняющий операцию инверсии («НЕ») и эпюры напряжений*

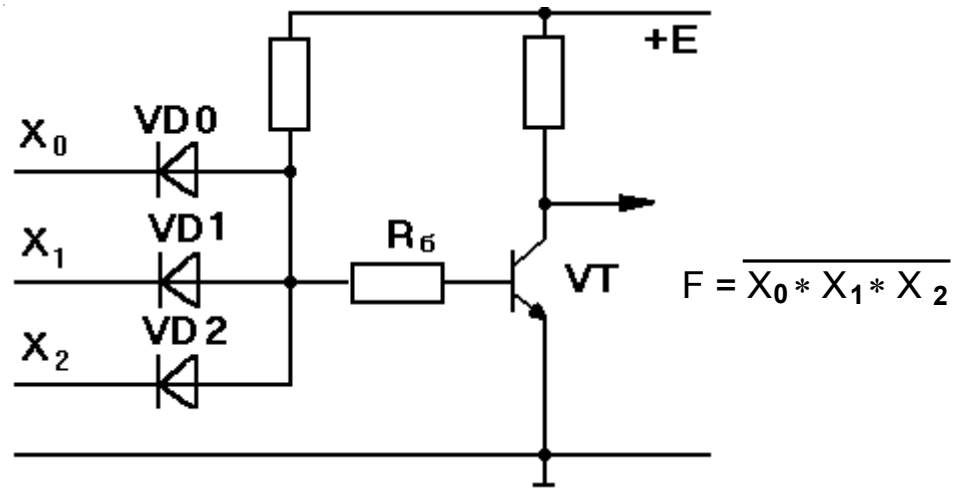



*Рис. 6.10. Диодно-транзисторный логический элемент, выполняющий операцию «И-НЕ»*

## 6.4. Транзисторно – транзисторные логические элементы (ТТЛ)

Элементы ТТЛ выполняются на основе многоэмиттерного транзистора (рис. 6.11), в котором каждая транзисторная структура, образованная одним из эмиттеров и общим коллектором, в процессе работы переключается из нормального режима в инверсный. В инверсном режиме полярность

питания на участке коллектор – эмиттер изменяется на противоположную. На рис. 6.12 а, б приведена конструкция плоскостного транзистора типа n-p-n и показана полярность приложенного напряжения для нормального (N) и инверсного (I) режимов.

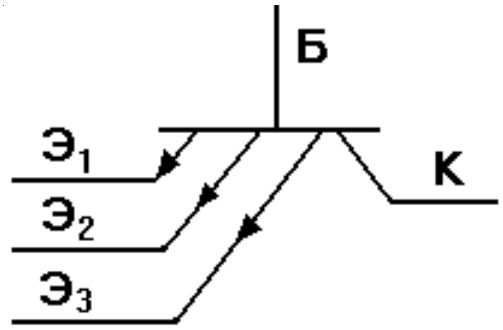



*Рис. 6.11. Многоэмиттерный транзистор*

В реальных транзисторах площадь коллекторного перехода больше по размеру, чем площадь эмиттерного перехода. При нормальном включении (рис. 6.12 а) носители, инжектированные эмиттером, практически полностью попадают в область коллектора, что обеспечивает большее значение коэффициента передачи эмиттерного тока и большее значение $\beta_N \approx 50 \div 100$. При инверсном включении (рис. 6.12 б) инжекцию носителей будет осуществлять область коллектора, а роль коллектора будет выполнять область эмиттера. Т.к. область эмиттера мала, то резко уменьшится вероятность захвата носителей, что приведет к резкому уменьшению значения тока и одновременно коэффициента усиления $\beta_I$. Значение $\beta_I$ может оказаться даже меньше единицы, т.е. $\beta_N >> \beta_I$. Одновременно изменится и направление тока коллектора.

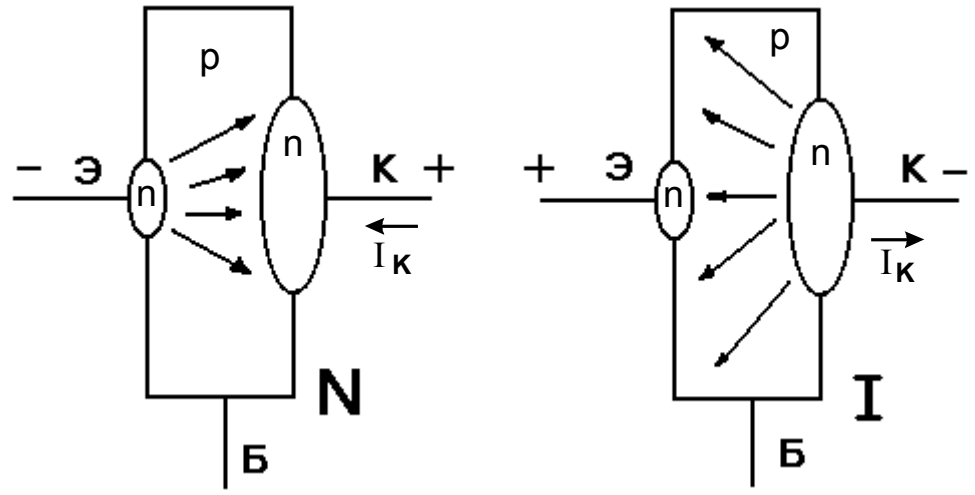



*Рис. 6.12. Нормальное (N) и инверсное (I) включение транзистора*

Схема логического элемента типа ТТЛ с применением многоэмиттерного транзистора приведена на рис. 6.13. Элемент реализует операцию “И – НЕ”.

Рассмотрим принцип действия логического элемента типа ТТЛ. Предположим, что на всех входах присутствуют уровни логической единицы, т.е. $X_0 = X_1 = X_2 = 1$.

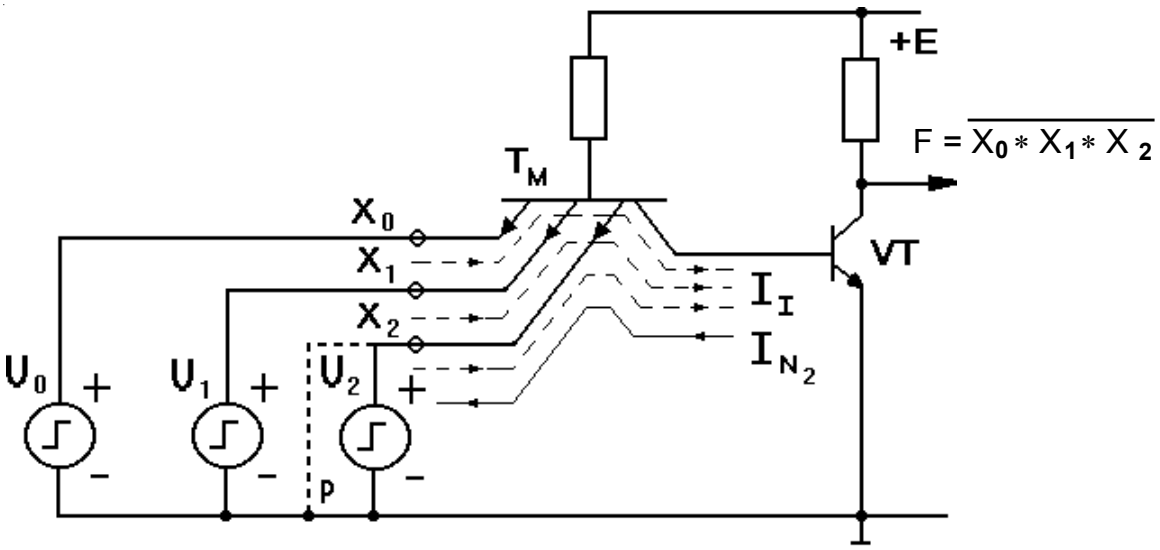



*Рис. 6.13. Базовый логический элемент типа ТТЛ на основе многоэмиттерного транзистора*

На все эмиттеры от входных источников ($U_0$, $U_1$, $U_2$) подан положительный потенциал и все транзисторные структуры работают в инверсном режиме. Сумма токов коллектора (токи показаны пунктиром) втекает в базу выходного транзистора VT и открывает его, в результате чего F = 0. Теперь предположим, что на один из входов поступил уровень логического нуля (например, $U_2 = 0$). Нулевое значение $U_2$ проиммитировано с помощью перемычки Р. Эмиттер структуры $X_2$ оказался включенным к общему проводу, а транзисторная структура, образованная этим эмиттером, перешла в нормальное включение, появился ток $\mathbf{I_{N2}}$, который вытекает из базы транзистора VT.

Так как $\boldsymbol{\beta_N} >> \boldsymbol{\beta_i}$, то $\mathbf{I_{KN2}} >> \boldsymbol{\Sigma}\ \mathbf{I_i}$, вытекающий ток больше суммы втекающих токов и, как следствие этого, транзистор VT закрывается, а F = 1. Такая реакция элемента на комбинацию входных сигналов соответствует логической операции “И – НЕ”.

Для повышения нагрузочной способности (увеличения коэффициента разветвления “m”) на выходе элементов типа ТТЛ применяют сложный

повторитель, выполненный на транзисторах $VT_2$, $VT_3$ (рис. 6.14).

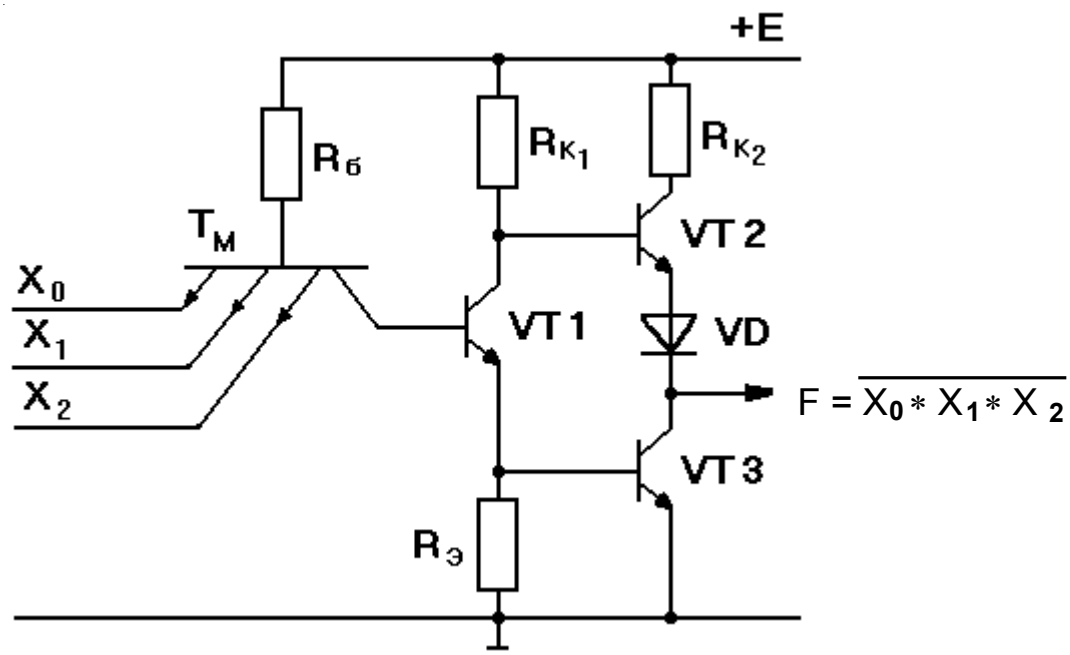



*Рис. 6.14. Элемент типа ТТЛ с выходным повторителем напряжения*

## 6.5. Транзисторные элементы со связанными эмиттерами (ЭСЛ)

Схема логического элемента с выходной логикой на основе переключателей тока приведена на рис. 6.15.

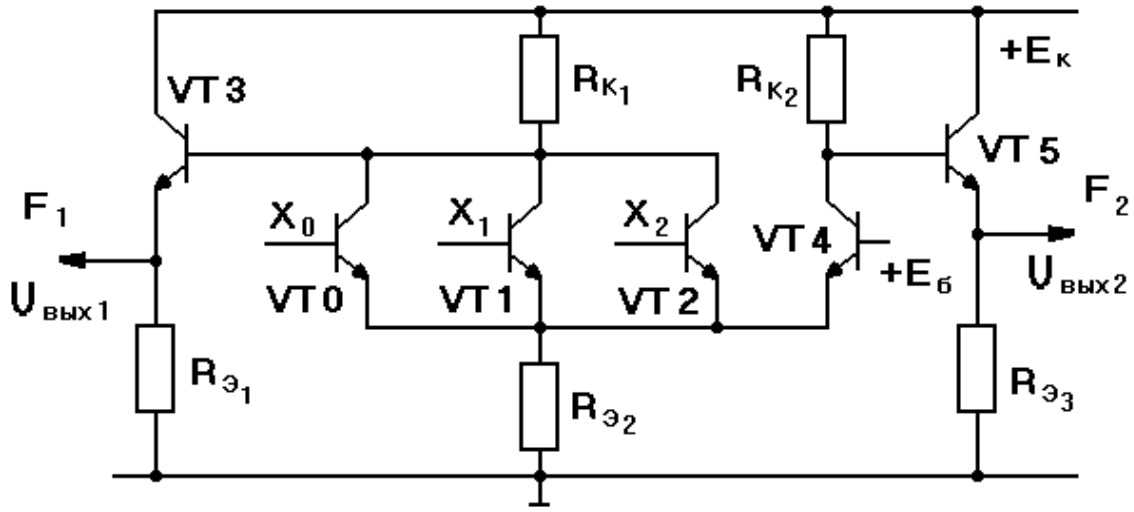



*Рис. 6.15. Схема логического элемента со связанными эмиттерами (ЭСЛ)*

В зависимости от того, с какого выхода снимается сигнал, приведенная схема реализует следующие логические операции:

$$F_1 = \overline{X_0 + X_1 + X_2},$$
$$F_2 = X_0 + X_1 + X_2.$$

Рассмотрим ситуацию $X_0 = X_1 = X_2 = 0$. Выходные транзисторы ($VT_0$, $VT_1$, $VT_2$) закрыты, потенциал на коллекторах у них высокий. Этот высокий потенциал поступает на базу транзистора $VT_3$, открывает его, за счет чего на первом выходе формируется уровень логической единицы $F_1 = 1$. Транзистор $VT_4$ за счет положительного потенциала на базе от "$+E_Б$" открыт и шунтирует вход транзистора $VT_5$, который по этой причине закрывается, что и обеспечивает значение $F_2 = 0$.

Если хотя бы на одном из входов (например, $X_0 = 1$) появляется уровень логической единицы, то соответствующий входной транзистор ($VT_0$) открывается и закорачивает оставшиеся два транзистора ($VT_1$ и $VT_2$). Потенциал в общей точке соединения коллекторов и на базе $VT_3$ уменьшается. $VT_3$ закрывается, что обеспечивает $F_1 = 0$. За счет эмиттерного тока открытого транзистора VT0 появляется напряжение на резисторе $R_{Э2}$. Элементы в схеме рассчитаны таким образом, что выполняется условие $U_{R2} > E_Б$. При выполнении указанного условия транзистор $VT_4$ закрывается, а на базу транзистора $VT_5$ через $R_{К2}$ поступает положительный потенциал "$+E_К$", который открывает этот транзистор и обеспечивает уровень логической единицы на втором выходе, т.е. $F_2 = 1$. Рассмотренные реакции элемента соответствуют выполнению логических операций, математические выражения для которых приведены выше.

В заключение отметим, что быстродействие элементов на переключателях тока является наиболее высоким по сравнению с другими реализациями. Среднее время задержки у них находится в пределах 1 ÷ 10 нс.

## 6.6. Исключающие ИЛИ

Исключающие ИЛИ, сумматор по модулю два или узел неравнозначности применяются при проектировании цифровых сумматоров, в генераторах для формирования строго фазированных последовательностей импульсных напряжений и т.д.

Указанные устройства реализуют функцию, определяемую следующим математическим выражением:

$$F = A\overline{B} + B\overline{A}.$$

Реакция логического элемента “исключающее ИЛИ” на комбинацию выходных сигналов приведена в табл. 6.3.

Таблица 6.3

*Таблица истинности логического элемента «исключающее ИЛИ»*

| A | B | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

В соответствии с табл. 6.3 на выходе элемента появляется сигнал, соответствующий уровню логической единицы в том случае, когда на выходах присутствуют разные по уровню сигналы. Если же присутствуют или две логические единицы, или два логических нуля, выходной сигнал будет равен нулю.

На рис. 6.16 приведен один из возможных вариантов реализации элемента “исключающее ИЛИ”.

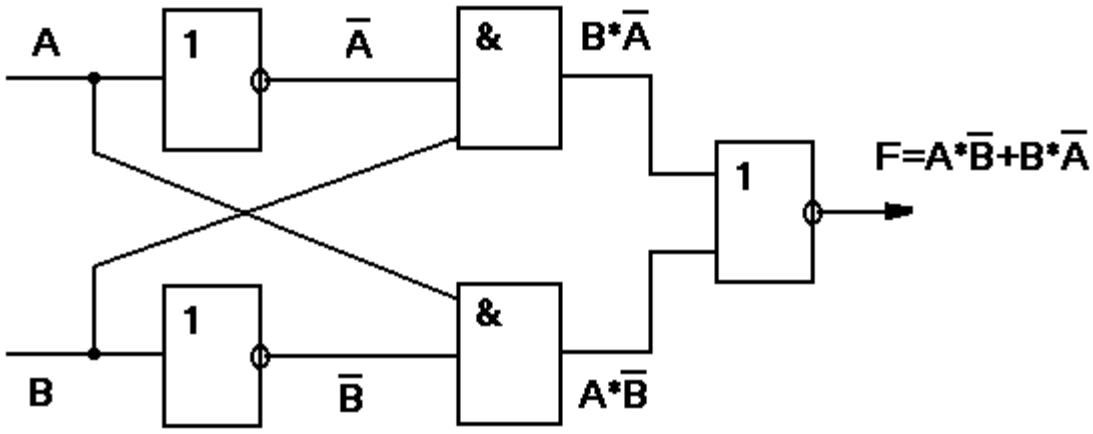



*Рис. 6.16. Логический элемент “исключающее ИЛИ” или сумматор по модулю два*

В том случае, когда необходимо иметь многовходовое “исключающее ИЛИ”, можно использовать принцип наращивания, как это показано на рис. 6.17.

На схеме знак Е - символ суммирования по модулю 2. Воспользовавшись табл. 6.2, легко показать, что на выходе появится уровень логического нуля только в тех случаях, когда на входе появляются следующие наборы:

$$A = D = C = D = 1,$$

или

$$A = D = C = D = 0.$$

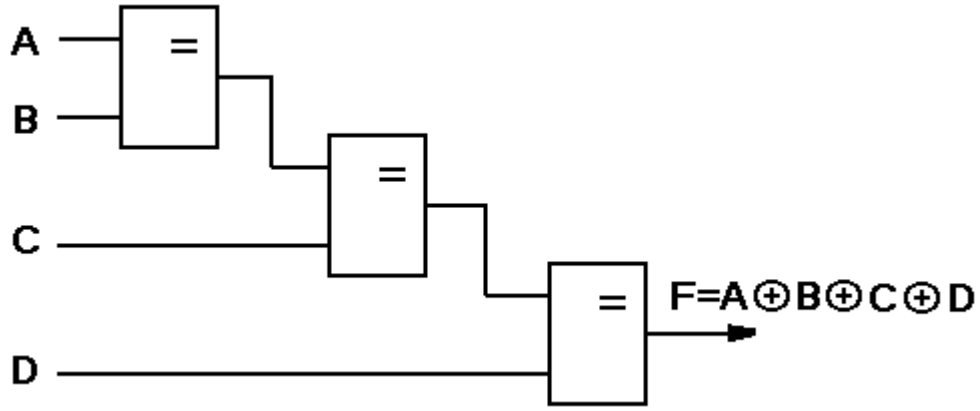



*Рис. 6.17. Многовходовой логический элемент "исключающее ИЛИ"*

При других комбинациях значений выходных сигналов на выходе будет присутствовать уровень логической единицы.

## 6.7. Схемные особенности логических элементов

Приведенные выше логические элементы (ЛЭ) И, ИЛИ, НЕ, И-НЕ и другие могут иметь некоторые схемотехнические особенности.

### 6.7.1. Базовый логический элемент

На рис. 6.18 приведена упрощенная схема И-НЕ и его условное обозначение.

Напряжения на базах транзисторов $VT_1$ и $VT_2$ находятся в противофазе и, если $X_0 * X_1 = 1$, то нижний транзистор открыт, а верхний закрыт, так как $X_0 * X_1 = 0$. Потенциал коллектора $VT_2$ в этом случае примерно равен нулю и, следовательно, $F_Y = 0$. При других значениях $X_0$ и $X_1$ нижний транзистор закрыт, а верхний открыт и на выходе схемы – высокий уровень, т.е. схема работает как элемент И-НЕ.

Выходы нескольких БЛЭ категорически нельзя соединять вместе, потому что, если n -1 элементов находится в состоянии "1", а n – ый - в состоянии "0", то n – 1 транзисторов $VT_1$ будут "сливать" (sink) токи в

единственный транзистор $VT_2$ n – го элемента. Суммарный ток может превысить допустимое значение и $VT_2$ выйдет из строя.

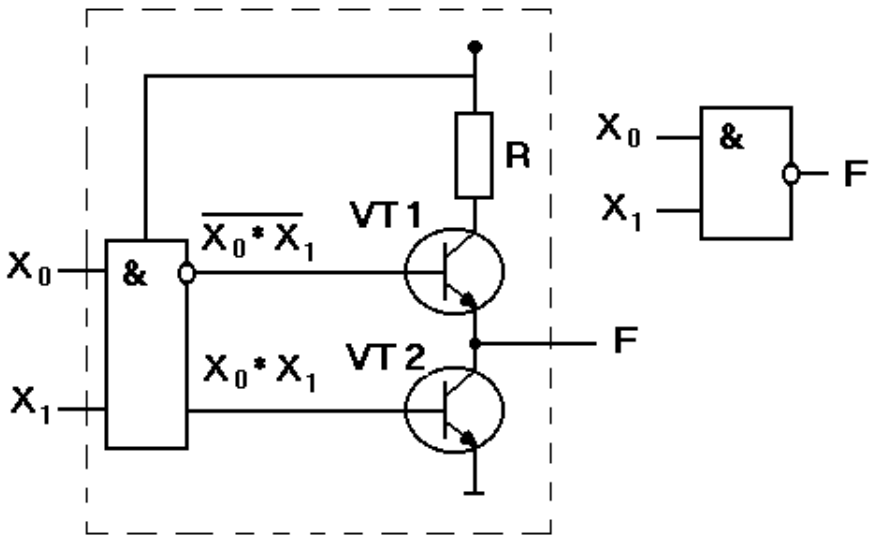



*Рис. 6.18. Базовый логический элемент*

## 6.7.2. Элемент с открытым коллектором

Логический элемент И-НЕ с открытым коллектором (ОК) (см. рис. 6.19, слева) обозначается в поле элемента ромбом с чертой внизу.

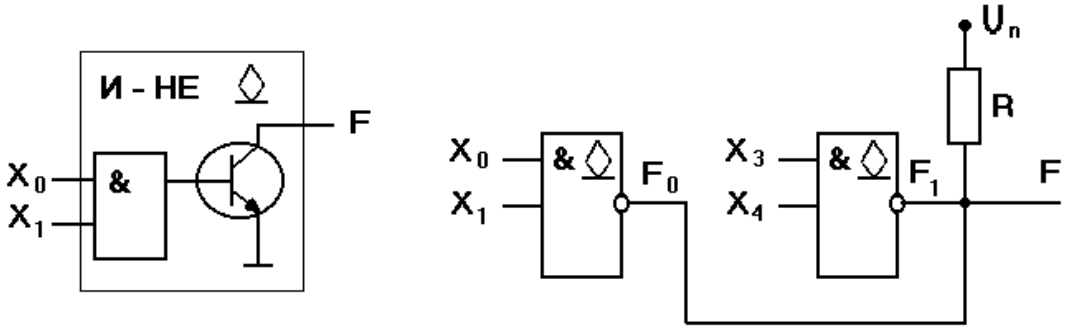



*Рис. 6.19. Логические элементы с открытым коллектором*

К открытому коллектору снаружи могут подключаться резисторы, обмотки реле и двигателей, светодиоды и т.д. Открытые коллекторы нескольких элементов в отличие от базового логического элемента могут соединяться вместе, образуя “монтажное И” (рис. 6.19 – справа) для прямых значений переменных, т. к. $y = F_0 * F_1 = 1$ при $F_0 = F_1 = 1$. Иногда такую схему называют “монтажное ИЛИ”, потому что $F = (X_0 * X_1) * (X_2 * X_3)$. Логический элемент И с открытым эмиттером обозначается ромбом, но с чертой сверху.

## 6.7.3. Элементы “И-ИЛИ-НЕ” и расширители

Такие схемы объединяют несколько элементов И, подключенных выходами к элементу ИЛИ-НЕ (рис. 6.20). Если количества переменных $X_0$, $X_1$ ..$X_ı$ недостаточно, используются элементы - расширители, подключаемые к выходам расширения С и Е (входы для открытых коллектора и эмиттера). Символ &1 обозначает функцию И, объединяемую по ИЛИ (рис. 6.21). Здесь и далее символом * обозначается вспомогательные входы у логических элементов.

*Рис. 6.20. Объединение нескольких логических элементов «ИЛИ-НЕ»*

*Рис. 6.21. Объединение нескольких логических элементов по функции «ИЛИ»*

$$F_1 = X_0 * X_1 + X_2 * X_3 * X_4 \quad ,$$
$$F_2 = X_0 * X_1 + X_2 * X_3 * X_4 + X_5 * X_6 * X_7 + X_8 * X_9 \quad .$$

В этих схемах, как и вообще в элементах ИЛИ, не используемый вход ИЛИ должен быть подключен к нулю. Поэтому, если одна из секций И не задействована, на один из ее входов необходимо подать 0. В противном случае F всегда будет равен нулю. Это особенность схем, выполненных по ТТЛ технологии, так как неподключенный логический вход этих схем эквивалентен логической 1.

## 6.7.4. Тристабильные элементы

Наряду с двумя логическими состояниями существует третье технологическое состояние, когда выход элемента отключается от внутренней схемы. При этом сопротивление между выводом и “землей” становится очень большим и выход микросхемы не оказывает никакого

влияния на подключенные к нему выходы других микросхем. Выходы нескольких таких элементов также могут соединяться вместе. Такое включение, разновидность “монтажного И”, применяется там, где несколько источников сигнала по очереди подключаются к выходам одного или нескольких приемников, не мешая друг другу. Третье состояние называют также высокоимпедасным, или Z – состоянием. Схема И-НЕ с Z – состоянием выхода приведена на рис. 6.22 слева, а ее условное обозначение - справа.

Если сигнал OE = 0, транзистор $VT_3$ закрыт и включенные встречно диоды не оказывают влияния на логические выходы элемента И. Напряжения на базах транзисторов $VT_1$ и $VT_2$ находятся в противофазе и, если $X_0 * X_1 = 1$, то верхний транзистор закрыт, а нижний открыт. Потенциал коллектора $VT_2$ примерно равен нулю и, следовательно, y = 0. При других значениях $X_0$ и $X_1$ нижний транзистор заперт, а верхний открыт и на выходе схемы – высокий уровень, т.е. при OE = 0 схема работает как обычный элемент И-НЕ. Картина существенно изменится при OE = 1. Транзистор $VT_3$ откроется до насыщения и на базах транзисторов $VT_1$ и $VT_2$ потенциал опустится примерно до нуля, запирая их. Выход “F” окажется отключенным от внутренней логической схемы. На схемах тристабильные элементы обозначаются ромбом с поперечной чертой или буквой Z.

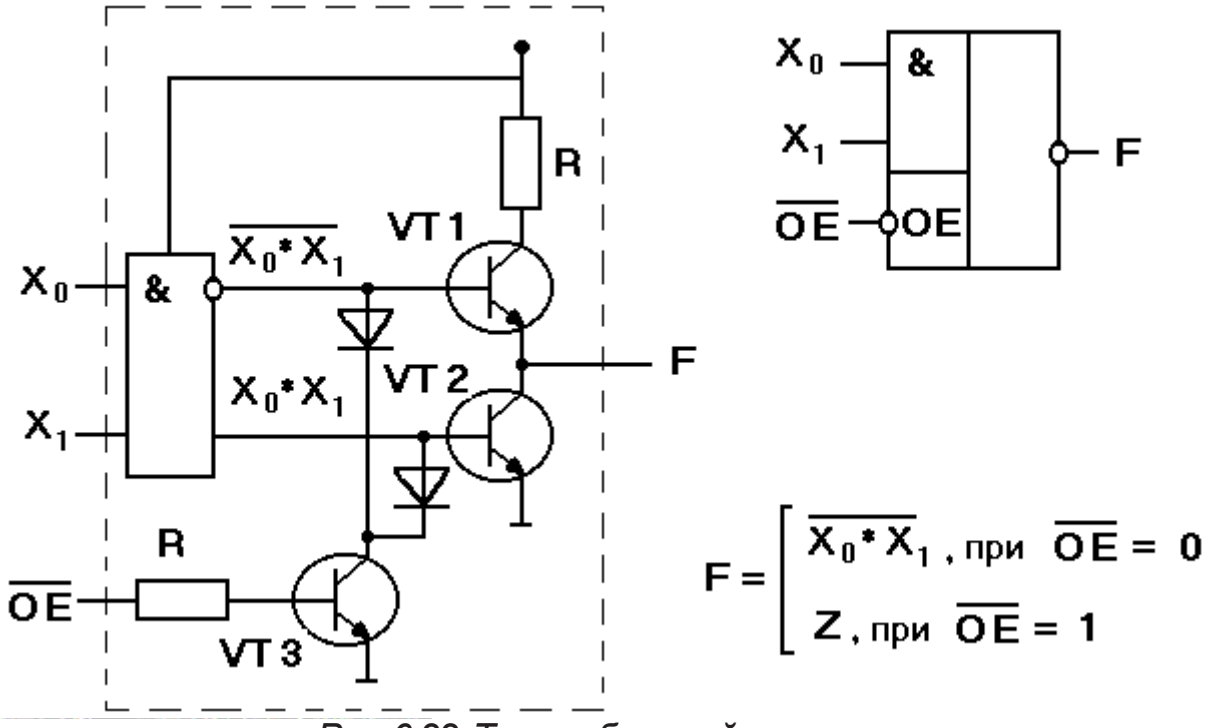



*Рис. 6.22. Тристабильный элемент*

Такие элементы используются там, где необходима передача информации по одной линии от нескольких источников к одному или нескольким приемникам. Причем, так как линия одна, то, чтобы выходы

пассивных источников не искажали информацию на выходе активного источника, они должны переводиться в третье состояние. Z – состояние используется по этой причине в микросхемах памяти, в шинных формирователях.

Дополнительный инверсный вход относится к категории управляющих или функциональных. Функция входа зашифрована в его обозначении (Output Enable – разрешение выхода (OE)), а значение активного уровня на этом входе, при котором функция выполняется, равно 1, если вход прямой, и равно 0, если вход инверсный, как на схеме.

## Контрольные вопросы

1. Дайте определение логического элемента.
2. С сигналами какой формы работают логические элементы?
3. Дайте определение логического нуля и логической единицы.
4. Поясните функциональное назначение, выполняемые операции, условное обозначение операций, приведите таблицы состояний (истинности) и условное обозначение на принципиальных схемах следующих логических элементов:
   а) элементы, реализующие операцию логическое умножение – конъюнкцию (конъюнкторы, элементы И, схемы совпадения);
   б) элементы, реализующие операцию логическое сложение – дизъюнкцию (дизъюнкторы, элементы ИЛИ, схемы собирания);
   в) элементы, реализующие операцию логическое отрицание – инверсию (инверторы, элементы НЕ);
   г) элементы, реализующие универсальные функции универсальные элементы – элемент И-НЕ (элемент Шеффера), элемент ИЛИ-НЕ (элемент Пирса);
   д) элементы, реализующие несколько функций (функциональные элементы ФЭ);
5. Охарактеризуйте логические элементы по следующим типам:

по типу связей:

   а) элементы с потенциальной связью;
   б) элементы с импульсной связью;
   в) элементы с импульсно-потенциальной связью;

по типу логики:

   г) диодная логика (ДЛ);
   д) резисторно-транзисторная логика (РТЛ);
   е) резисторно-емкостная транзисторная логика (РЕТЛ);
   ж) диодно-транзисторная логика (ДТЛ);
   з) транзисторно-транзисторная логика (ТТЛ);

и) эмиттерно-связанная логика (ЭСЛ);

к) интегральная инжекционная логика (И²Л);

м) МДП-логика..

6. Воспользовавшись справочником по ЦИС, приведите, для какой-либо серии конкретные значения следующих параметров:

статические параметры:

а) напряжение логической единицы $U^1$;

б) напряжение логического нуля $U^0$;

в) входной ток логической (1) $I_{вх}^1$;

г) входной ток логического (0) $I_{вх}^0$;

д) выходной ток логического (0) $I_{вых}^0$;

е) выходной ток логической (1) $I_{вых}^1$;

ж) логический перепад;

з) напряжение статической помехи;

и) входное сопротивление;

к) выходное сопротивление;

л) потребляемая мощность в состоянии логического (0) $P_п^0$, в состоянии логической (1) $P_п^1$, и средняя мощность потребления $P_{п ср}$;

м) напряжение источника питания;

н) диапазон рабочей температуры;

о) коэффициент объединения по входу $К_{об}$ (n);

п) коэффициент разветвления по выходу $К_{раз}$ (m) (нагрузочная способность),

динамические параметры:

а) время перехода из состояния логической единицы (1) в состояние логического нуля (0) $t^{1,0}$;

б) время перехода из состояния логического нуля (0) в состояние логической единицы (1) $t^{0,1}$;

в) время задержки включения $t_{зд}^{1,0}$;

г) время задержки выключения $t_{зд}^{0,1}$.

7. Какие логические операции выполняет элемент, в обозначение которого входят следующие сочетания букв: ЛИ, ЛЛ, ЛН, ЛС, ЛБ, ЛР, ЛК, ЛМ, ЛД, ЛП, ЛА, ЛЕ?

8. Укажите, в каких примерно пределах допускается изменение напряжения питания ЦИС без ухудшения ее работоспособности для большинства схем, выпускаемых серийно промышленностью?

9. С какой целью при питании большого количества ЦИС от одного источника питания параллельно шинам питания почти у каждой микросхемы подключают конденсаторы? Какие требования предъявляются к этим конденсаторам?

10. Какой уровень сигнала, логический (0) или логическая (1), считается присутствующим на том входе ЦИС, который не подключен, т. е. “висит в воздухе”?
11. Можно ли, имея только элементы одного вида, например И-НЕ, собрать схему, реализующую операцию ИЛИ-НЕ, и наоборот?
12. Какой дополнительный элемент необходимо использовать, чтобы устранить инверсию сигнала?
13. Допускается ли параллельное соединение ЦИС по входу и по выходу? Если да, то в каких случаях?
14. Поясните выражения – “элемент с открытым коллектором”, “элемент с расширением по входу”.
15. К каким последствиям может привести наличие задержки в ЦИС? Как определяются номера выводов в ЦИС? Приведите рисунки корпусов конкретных ЦИС с обозначением выводов.

## Литература


1. Гусев В. В., Зеличенко К. В. и др. Основы импульсной и цифровой техники. - М .: Советское радио, 1975. – 438 с.
2. Гусев В. Г., Гусев Ю. М. Электроника. – М.: Высшая школа, 1982.
3. Герасимов В. Г. Основы промышленной электроники. – М.: Высшая школа, 1988.
4. Калабеков Б. А., Мамзелев И. А. Цифровые устройства и микропроцессорные системы, - М.: Радио и связь, 1987.


# Глава седьмая
## Триггеры

Триггером называют логическую схему с гальванической положительной связью, которая представляет из себя цифровой элемент с двумя (или несколькими) устойчивыми состояниями, в каждом из которых он может находиться бесконечно долго. Переход из одного состояния в другое осуществляется при подаче на вход (входы) запускающего импульса или соответствующего перепада напряжения. Если у триггера число устойчивых состояний два, то он называется бистабильным. Триггеры с числом устойчивых состояний больше двух называются многостабильными, но используются они довольно редко. Триггеры применяются для точного деления частоты следования импульсов, в счетчиках импульсов в качестве элементов памяти, в системе

преобразования и передачи информации, в цифровой и вычислительной технике. Область применения триггеров очень широка.

В настоящее время в основном используются статические триггеры с потенциальным и импульсным управлением, обозначение которых приведено на рис. 7.1.

*Рис. 7.1. Общее обозначение триггера*

У триггера имеется два выхода: Q – прямой выход, Q – инверсный выход. Сигналы на выходах взаимно инвертированы. Состояние триггера определяется по выходу Q. Если на выходных шинах сложилась ситуация, при которой Q=1, Q=0, то говорят, что триггер находится в состоянии “1”. Если же Q=0, Q=1, то триггер находится в состоянии “0”, что соответствует другому устойчивому состоянию. Для симметричного триггера оба состояния равнозначны. Как начальное состояние, так и переход триггера из одного состояния в другое определяется комбинацией запускающих сигналов ($X_i$), подаваемых на входные шины управления или информационные входы.

По способу записи информации триггеры подразделяются на асинхронные и синхронные (тактируемые). К асинхронным относятся триггеры, которые имеют только информационные входы. Запись информации в такие триггеры осуществляется именно в момент поступления управляющих сигналов на информационные входы. Синхронные триггеры, кроме информационных, имеют дополнительные синхронизующие (тактирующие) входы “C”. Запись информации в такие триггеры осуществляется только в момент действия тактирующего импульса на входе “C”. Кроме перечисленных входов у триггеров могут быть дополнительные установочные входы R и S, подавая сигналы на которые, триггер можно принудительно установить в нужное исходное

состояние.

В зависимости от реакции триггера на комбинацию входных сигналов, поданных на его входы, различают триггеры RS, T, D, JK и т. д. Причем название триггера обычно дается по обозначению его информационных входов.

## 7.1. Классическая схема триггера на транзисторах

Для понимания процессов, происходящих в триггере, рассмотрим схему, выполненную на транзисторах (рис. 7.2) В настоящее время такой вариант не применяется из-за целого ряда недостатков. Все современные триггеры реализуются на основе логических элементов, однако приведенная схема позволяет увидеть наличие двух устойчивых состояний, а также определить реакцию триггера на комбинацию управляющих сигналов.

*Рис 7.2. Классическая схема триггера на транзисторах*

Приведенная схема триггера называется симметричной, т. к. элементы в ней выбраны попарно равными:

$$R_{к1} = R_{к2},\ R_{св1} = R_{св2}$$ и т. д.

Транзисторы $VT_1$ и $VT_2$ работают в ключевом режиме, при этом, если один из транзисторов полностью открыт, т. е. находится в режиме насыщения, то второй в это время закрыт и находится в режиме отсечки.

У открытого транзистора напряжение на выходе минимальное ($U_{н}$), что соответствует уровню логического нуля. На коллекторе закрытого транзистора присутствует высокий потенциал (примерно равный $+E_{к'}$), что соответствует уровню логической единицы.

Для работы триггера необходимо иметь два источника "$+E_{к'}$" и "$-E_{см}$", что уже является недостатком. При выборе питающих напряжений обычно выполняется условие

$$| + E_{к'} | > | -E_{см} | .$$

Через резисторы $R_1$ и $R_2$ на базы транзисторов поступают одинаковые отрицательные потенциалы.

Рассмотрим подробнее наличие двух устойчивых состояний. Предположим, что транзистор $VT_1$ открыт. Докажем, что при этом транзистор $VT_2$ закрыт, а для первого транзистора созданы условия, за счет которых поддерживается его открытое состояние. Т. к. $VT_1$ открыт, то положительный потенциал на его коллекторе близок к нулю, в результате чего на базу второго транзистора через $R_2$ поступает в основном отрицательный потенциал, который и поддерживает транзистор $VT_2$ в закрытом состоянии. На коллекторе закрытого транзистора $VT_2$ появится большой положительный потенциал, примерно равный "$+E_{к'}$". Этот высокий потенциал через резистор $R_{св2}$ поступает на базу первого транзистора. Одновременно туда же поступает и отрицательный потенциал от "$-E_{см}$". Элементы схемы рассчитаны из условия, что положительный потенциал на базе $VT_1$ от "$+E_{к'}$" больше, чем отрицательный от "$-E_{см}$", т. е. результирующий потенциал на базе $VT_1$ положительный, и транзистор будет открыт. Таким образом, за счет того, что $VT_1$ открыт, $VT_2$ будет закрытым. А закрытое состояние $VT_2$ поддерживает открытое состояние VT1. Итак, в данной ситуации реализовано первое устойчивое состояние (Q=0, $\overline{Q}$=1). Если исходно предположить, что открыт транзистор $VT_2$, то, рассуждая аналогичным образом, можно показать, что транзистор $VT_1$ закрыт и реализовано другое устойчивое состояние (Q=1, $\overline{Q}$ = 0)

Перевод триггера из одного состояния в другое можно осуществить, подавая запускающие импульсы на входы триггера (рис. 7.3).

При поступлении на вход закрытого транзистора запускающего импульса положительной полярности (имп. 1) транзистор $VT_2$ открывается и триггер изменяет свое состояние на противоположное. Если еще раз подать на вход $VT_2$, находящегося в открытом состоянии импульса положительной полярности (имп. 2), то состояние триггера не изменится. Чтобы изменить состояние триггера очередной раз, можно подать

запускающие импульсы поочередно на входы закрытых транзисторов (имп. 3, 4, 5). Такой способ запуска называется раздельным, а триггер относится к разновидности триггеров с установочными входами. По принятой классификации это вариант RS-триггера.

*Рис. 7.3. Эпюры, отображающие процесс опрокидывания траггера на транзисторах*

## 7.2. Тригтеры с установочными входами

Триггеры с раздельным запуском, или триггеры с установочными входами, RS-триггеры.

RS-триггер, так же как и другие типы, может быть выполнен на элементах ИЛИ-НЕ (тригтер с прямым управлением, рис. 7.4, 7.4 а) и И-НЕ (триггеры с инверсным управлением, рис. 7.5, 7.5 а).

На примере триггера, приведенного на рис. 7.4, покажем наличие двух устойчивых состояний. Предположим, что на выходе $\overline{Q}$ присутствует 1 (Q=1), а на входах R и S – 0. Покажем, что на Q в этой ситуации будет присутствовать сигнал, равный 0 (Q=0), и в схеме будут созданы условия, обеспечивающие значение Q=1.

С учетом исходных условий на входы 3 и 4 нижнего элемента ИЛИ-НЕ поступит 0 с входа S и 1 с выхода Q. На выходе $\overline{Q}$ в соответствии с логической операцией, которую выполняет элемент ИЛИ-НЕ, появится сигнал, равный 0 ($\overline{Q}$=0), т. е. инверсное значение по отношению к выходу Q. Нулевой сигнал с выхода Q поступит в это время на вход 2 верхнего элемента ИЛИ-НЕ, на первый вход которого со входа R также поступит

нулевой сигнал. Два сигнала, равные 0, поступающие на входы элемента ИЛИ-НЕ, обеспечивают на выходе уровень, равный единице (Q=1), т. е. состояние верхнего элемента не изменяется. Таким образом, в схеме будет поддерживаться то состояние, которое было задано вначале. Приняв в качестве исходного Q=0 и проводя аналогичные рассуждения, легко показать, что триггер может находитсья и во втором устойчивом состоянии (Q=0, $\overline{Q}$=1).

а) б)

*Рис. 7.4. RS-триггер с прямым управлением*

а) б)

*Рис. 7.5. RS-триггер с инверсным управлением*

Подобные доказательства можно привести и для триггера с инверсным управлением на элементах И-НЕ, только имея в виду, что в исходном состоянии у такого триггера R = S = 1.

Реакцию триггера на управляющие сигналы, как и других импульсных и цифровых устройств, показывают в виде таблицы переходов (таблицы состояний или таблицы истинности). Табл. 7.1 определяет состояние триггера с прямым управлением, а табл. 7.2 – с инверсным.

Таблица 7.1

*Таблица истинности RS-триггера с прямым управлением*

Индекс “n” определяет момент времени, когда входная комбинация сигналов $R^n$ и $S^n$ уже поступила на вход триггера, но триггер еще не сработал. А индекс “n+1” определяет момент времени, когда триггер среагировал на поступившую входную комбинацию и перешел в состояние $Q^{n+1}$. Для примера рассмотрим строку 2 табл. 7.1. В исходном состоянии триггер находился в нулевом состоянии ($Q^n = 0$). После прихода на его входы сигналов $R^n = 0$, $S^n = 1$ триггер перешел в состояние 1 ($Q^{n+1} = 1$). После снятия входных сигналов ($R^n = 0$, $S^n = 0$) триггер останется в единичном состоянии.

Остановимся подробнее на запрещенных комбинациях сигналов. Если на входы триггера с прямым управлением подать комбинацию R = S = 1, а на входы триггера с инверсным управлением $R = \overline{S} = 0$, то на выходах обоих триггеров образуется ситуация, когда $Q = \overline{Q}$, что не характерно для триггеров любых типов. После снятия со входов указанных выше сигналов триггер может встать в непредсказуемое произвольное состояние, что может привести к сбоям в схеме. Поэтому такие комбинации и являются запрещенными.

Таблица 7.2

*Таблица истинности RS-триггера с инверсным управлением*

## 7.3. Синхронизируемый триггер

Для обеспечения записи информации в триггер только в определенный момент времени у триггера организуют дополнительный синхровход “C” (рис. 7.6, 7.6а).

При условии, что C=0, входы S и R закрыты для приема информации. На выходах S’ и R’ появляются две единицы, которые удерживают RS-триггер в предыдущем состоянии. И только при поступлении синхроимпульса (C=1) входные элементы И-НЕ открываются и пропускают сигналы R и S на вход RS-триггера.

а) б)

*Рис. 7.6. Синхронизируемый RS-триггер*

## 7.4. Триггер со счетным входом (Т-триггер)

Под счетным режимом у триггеров понимают такой режим, когда на каждый запускающий импульс или соответствующий перепад напряжения триггер изменяет свое состояние на противоположное. Как правило, триггеры, работающие в счетном режиме, имеют один информационный вход. Но у них могут быть дополнительные установочные входы (R, S) и синхровход (С).

Способов организации триггеров, работающих в счетном режиме, имеется большое количество. В качестве примера рассмотрим Т - триггер, выполненный на двух синхронизируемых RS-триггерах (рис. 7.7). Эпюры напряжений в триггере приведены на рис. 7.8. Первый из триггеров называется М - триггером (от master – хозяин), второй – ведомым или S - триггером (от slave – раб). Благодаря общему синхросигналу вся система функционирует как одно целое.

*Рис. 7.7. Триггер со счетным входом (Т-триггер)*

Триггер работает в два такта. В первый такт, когда сигнал А = 0 (вход А в триггере соответствует входу Т, участок 1, рис. 7.8), входные элементы $И_{1,2}$ закрыты, при этом $S_1 = R_1 = 0$ и триггер $Т_1$ сохраняет предыдущее состояние. В это же время А = 1, входы $И_{3,4}$ открыты и информация с выходов $Т_1$ переписывается в триггер $Т_2$. Например, если $Q_1 = 0$, $\overline{Q_1} = 1$, то и $Q_2 = 0$, $\overline{Q_2} = 1$ (участок 2, рис. 7.8). С выходов второго триггера на верхний вход элемента $И_1$ поступает 1, а на нижний вход $И_2$ с выхода $Q_2$ поступает 0. Во втором такте А = 1, А = 0 (участок 3, рис. 7.8). Входы $И_{1,2}$ закрываются для передачи информации, $S_2$ и $R_2$ становятся равными 0 и триггер $Т_2$ переходит в режим хранения информации в соответствии со строками 0 и 1 табл. 7.1. Элементы $И_{1,2}$ открываются

для передачи информации, т. к. A = 1. Во втором такте $S_1$ = 1, т. к. на входы $И_1$ поступают две единицы, а $R_1$ = 0, т. к. на входы $И_2$ поступает единица и ноль.

*Рис. 7.8. Эпюры, поясняющие работу Т-триггера*

Входная комбинация $S_1$ = 1, $R_1$ = 0 соответствует второй строке табл. 7.1. Такая входная комбинация переводит первый триггер в состояние 1 (участок 4, рис. 7.8) $Q_1$ = 1, $Q_2$ = 0, т. е. изменяет его состояние на противоположное, а второй триггер свое состояние пока сохраняет (участок 2а). При поступлении на вход А очередного перепада, при котором A = 0, $\overline{A}$ = 1 (участок 5, рис. 7.8), информация из первого триггера переписывается во второй и появляется на выходе (участок 6, рис. 7.8).

Из приведенных эпюр видно, что срабатывание триггера происходит при наличии отрицательного перепада на входе, когда входной сигнал изменяется от уровня логической единицы до уровня логического нуля, что на рис. 7.8 показано стрелками 7, т. е. на задний фронт входного сигнала.

## 7.5. Триггер задержки (D-триггер)

D-триггер может быть выполнен на двух синхронизируемых RS-триггерах (рис. 7.9). На практике применяются и другие модификации D-триггеров.

Кроме информационного входа D у триггера имеется синхровход С. Запись информации, поступающей на вход D, осуществляется в первый триггер после прихода синхронизирующего (тактирующего) импульса на вход С, но появляется на выходе $T_2$ только после его окончания. Следует иметь в виду, что на выходе второго триггера ($Q_2$) появится только тот уровень, который присутствовал на входе D (участок 1, рис. 7.10) в момент перехода сигнала синхроимпульса из единичного уровня в нулевой (участок 2, рис. 7.10).

*Рис. 7.9. Триггер задержки (D-триггер)*

На рис. 7.10 приведены эпюры, поясняющие принцип действия D-триггера.

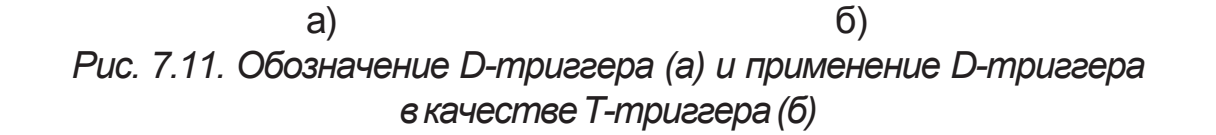
*Рис. 7.10. Эпюры, поясняющие работу D-триггера*

Как видно из приведенных графиков, при C = 1 сигнал на выходе первого триггера ($Q_1$) повторяет форму сигнала на входе D, но на $Q_2$ сигнал не изменяется. На выходе $Q_2$ появится единичный уровень (участок 3) только при переходе сигнала C в нулевой уровень (участок 2).

D-триггер, схема которого приведена на рис. 7.9, можно перевести в счетный режим. Для этого необходимо вход D соединить с выходом $\overline{Q_2}$. Вход D при этом не используется, а в качестве информационного входа T-триггера будет служить синхровход C.

На рис. 7.11 а приведено обозначение D-триггера, а на рис. 7.11б –

схема включения D-триггера в счетном режиме.



а) б)

*Рис. 7.11. Обозначение D-триггера (а) и применение D-триггера в качестве Т-триггера (б)*

## 7.6. Универсальный JK-триггер

JK-триггер считается универсальным, т. к. он может функционировать как RS-тригтер, его можно преобразовать в D-триггер и в Т-триггер, имеется вход синхронизации.

Схема одного из возможных вариантов построения двухступенчатого JK-триггера приведена на рис. 7.12.



*Рис. 7.12. Универсальный JK-триггер*

Закон функционирования (таблица истинности) JK-триггера приведен в табл. 7.3 (при C = 1).

Как и любой синхронизируемый триггер, JK-триггер будет реагировать на сигналы, поступающие по входам J и K только в том случае, когда C=1.

В рассматриваемом триггере с выходов $Q_2$ и $\overline{Q}_2$ организована обратная связь на входные элементы И-НЕ (цепи 1 и 2, рис. 7.12). Поэтому при анализе работы триггера необходимо учитывать влияние сигналов, поступающих обратно на его вход. Триггер работает в два такта. Первый такт, когда C = 1, информация, поступающая на входы J и K, записывается в первый триггер, а второй триггер в это время находится в режиме

хранения той информации, которая была в него записана в предыдущий такт. В этот момент $S_2=R_2=1$ (строки 6, 7 табл. 7.3). Во второй такт, когда J и K становятся равными 0 (или C=0), входные элементы И-НЕ закрываются для передачи сигналов со входов J и K, первый триггер переходит в режим хранения, т. к. теперь $S_1=R_1=1$, а информация, записанная в первый триггер, переписывается во второй и появляется на выходах $Q_2$ и $Q_2$.

Таблица 7.3

*Таблици истинности JK-триггера*

Кратко остановимся на таблице переходов. Строки 0, 1, где J=K=0: триггер в этом случае не будет реагировать на входные сигналы и будет сохранять свое состояние (режим хранения). Строки 2-5: будет происходить запись информации, поступающей на входы J и K, при условии, что C=1. Причем реакция рассматриваемого JK-триггера на входные сигналы будет аналогична реакции RS-триггера с прямым управлением (сравните табл. 7.1 и 7.3). Это и позволяет использовать JK-триггер как RS-триггер с установочными входами. Если объединить входы J и K и подать на них одинаковые сигналы, то JK-триггер будет изменять свое состояние на противоположное при изменении уровней входных сигналов от единичного до нулевого, т. е. он будет работать в счетном режиме. На рис. 7.13 показана работа JK-триггера в счетном режиме.

Из рис. 7.13 видно, что JK-триггер реагирует на входные сигналы только в тот промежуток времени, когда C = 1.

На рис. 7.14 (а, б, в) приведено обозначение JK-триггера, использование JK-триггера в качестве D-триггера и синхронизируемого T-триггера.

*Рис. 7.13. Эпюры, поясняющие работу JK-триггера в счетном режиме*

*Рис. 7.14. Обозначение JK-триггера (а), применение его в качестве D-триггера (б) и T-триггера (в)*

# Контрольные вопросы

1. Дайте понятие триггера как элемента импульсной и цифровой техники. Приведите условное обозначение триггера.
2. Перечислите основные области применения триггеров.
3. Как вы понимаете - “триггер – это элемент с двумя устойчивыми состояниями”? По какому из выходов, как правило, определяется состояние триггера?
4. Какое количество выходов имеет триггер?
5. Какое количество входов может иметь триггер?
6. Сигналы какой формы поступают на входы триггера и какой формы сигналы снимаются с выходов триггера?
7. Какими факторами обусловлены следующие параметры сигналов на выходе триггера: а) частота следования импульсов; б) длительности импульсов; в) длительности фронтов импульсов; г) амплитуда импульсов.
8. Какая элементная база используется для построения триггеров?
9. Приведите принципиальную схему триггера на транзисторах. На ее основе покажите: а) наличие положительной обратной связи, способствующей появлению регенеративных процессов; б) наличие двух устойчивых состояний; в) рассмотрите процессы перехода триггера из одного устойчивого состояния в другое при поступлении запускающих импульсов.
10. Приведите схемы RS-триггеров с установочными входами на элементах ИЛИ-НЕ и И-НЕ. Поясните принцип работы. Составьте таблицы переходов. Проанализируйте результаты, приведенные в таблицах. Рассмотрите ситуации, когда на входы триггеров поступают запрещенные комбинации входных сигналов.
11. С какой целью тригтера выполняют синхронизируемыми? Как схемным путем реализуется режим синхронизации?
12. Какую функцию выполняет D-триггер? Приведите схему. Поясните принцип действия и определите области его применения.
13. Как вы понимаете выражение “счетный режим работы триггера”?
14. Приведите развернутую блок-схему и обозначение Т-триггера. Покажите возможность работы его в счетном режиме. Какое максимальное количество импульсов можно сосчитать, используя “n” триггеров?
15. Покажите развернутую блок-схему и обозначение JK-триггера. Поясните принцип работы. Составьте таблицу переходов. На основе таблицы переходов покажите, как JK-триггер можно использовать в качестве RS-триггера, Т-триггера, D-триггера?
16. Каким образом D-триггер можно перевести в счетный режим?

# Содержание

**Глава первая** ..... 3
1.1 Качественные показатели импульсных сигналов (параметры и характеристики) ..... 3
1.1.1. Импульсные сигналы прямоугольной формы ..... 3
1.1.2. Импульсные сигналы пилообразной формы ..... 8
**Глава вторая** ..... 9
2.1 Прохождение импульсных сигналов через простейшие RCL-цепи 9
2.1.1. Интегрирующая цепь ..... 10
2.1.2. Дифференцирующая цепь ..... 14
2.1.3. Контур ударного возбуждения ..... 18
2.1.4. Линии задержки и длинные цепи ..... 20
Контрольные вопросы ..... 24
**Глава третья** ..... 25
Ключевой режим работы элементов ..... 25
3.1 Диодные ключи ..... 26
3.2 Транзисторные ключи ..... 29
3.2.1. Влияния паразитных емкостей на быстродействие ключей .... 30
3.2.2. Влияние инерционности транзисторов на быстродействие ключей ..... 31
3.2.3. Формирование фронта ..... 32
3.2.4. Накопление избыточного заряда ..... 33
3.2.5. Выключение ключа ..... 33
3.2.6. Способы повышения быстродействия ключей ..... 34
3.2.7. Транзисторный ключ с ускоряющим конденсатором ..... 34
3.2.8. Транзисторный ключ с нелинейной отрицательной обратной связью ..... 37
Контрольные вопросы ..... 39
Литература ..... 40
**Глава четвертая** ..... 40
Мультивибраторы ..... 40
4.1 Мультивибратор, работающий в автоколебательном режиме ..... 41
4.2 Мультивибратор с коррекцией и фиксацией ..... 47
4.3 Мультивибратор, работающий в ждущем режиме ..... 50
Контрольные вопросы ..... 52
Литература ..... 53
**Глава пятая** ..... 53
Генераторы линейно–изменяющегося напряжения и тока ..... 53
5.1 Простейшие генераторы линейно–изменяющегося напряжения . 54
5.2 Цифровые генераторы линейно–изменяющегося напряжения ... 56

Литература ..... 58
**Глава шестая** ..... 58
Логические элементы ..... 58
6.1 Общие положения ..... 58
6.2 Функциональные возможности логических элементов ..... 60
6.3 Диодные логические элементы ..... 62
6.4 Логический элемент, реализующий функцию инверсии ..... 64
6.4 Транзисторно – транзисторные логические элементы (ТТЛ) ..... 65
6.5 Транзисторные элементы со связанными эмиттерами (ЭСЛ) ..... 68
6.6 Исключающие ИЛИ ..... 69
6.7 Схемные особенности логических элементов ..... 71
6.7.1. Базовый логический элемент ..... 71
6.7.2. Элемент с открытым коллектором ..... 72
6.7.3. Элементы “И-ИЛИ-НЕ” и расширители ..... 73
6.7.4. Тристабильные элементы ..... 73
Контрольные вопросы ..... 75
Литература ..... 77
**Глава седьмая** ..... 77
Триггеры ..... 77
7.1 Классическая схема триггера на транзисторах ..... 79
7.2 Триггеры с установочными входами ..... 81
7.3 Синхронизируемый триггер ..... 84
7.4 Триггер с счетным входом (Т-триггер) ..... 85
7.5 Триггер задержки (D-триггер) ..... 86
7.6 Универсальный JK-триггер ..... 88
Контрольные вопросы ..... 91

# Приложение

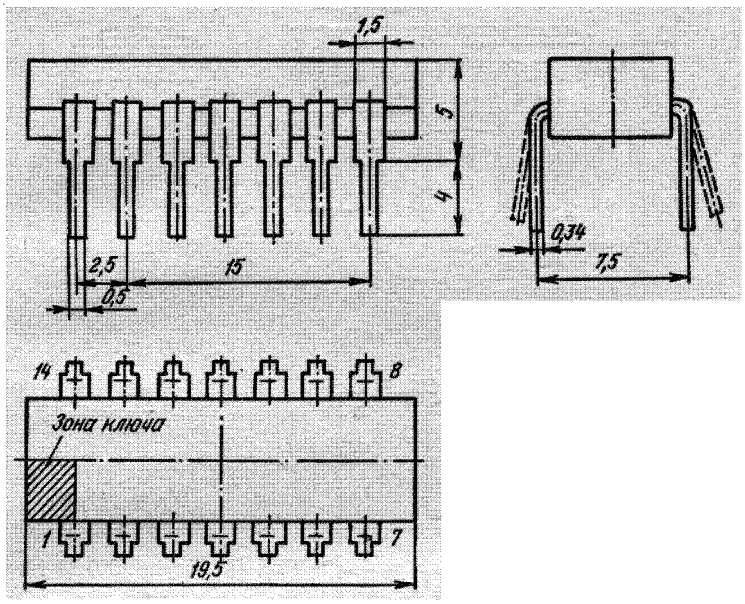



*Рис. П.1. Расположение и нумерация выводов у интегральных микросхем*

Таблица П.1*

*Буквенное обозначение интегральных микросхем в зависимости от выполняемых функций*

| Функции, выполняемые интегральными микросхемами | Буквенное обозначение | |
|---|---|---|
| | По ГОСТ 18682-73 | По нормали, действующей до ГОСТ |
| Усилители: | | |
| высокой частоты | УВ | - |
| промежуточной частоты | УР | - |
| низкой частоты | УН | - |
| импульсных сигналов | УИ | УИ |
| повторители | УЕ | УЭ |
| считывания и воспроизведения | УЛ | - |
| индикации | УМ | - |
| постоянного тока | УТ | УТ |
| синусоидальных сигналов | - | УС |
| видеоусилители | - | УБ |
| операционные и дифференциальные | УД | - |
| прочие | УП | - |

* - Продолжение табл. П.1 для других типов микросхем - в шестой части учебного пособия

Продолжение табл. П.1.

| Функции, выполняемые интегральными микросхемами | Буквенное обозначение | |
|---|---|---|
| | По ГОСТ 18682-73 | По нормали, действующей до ГОСТ |
| Вторичные источники питания: | | |
| выпрямители | ЕВ | - |
| преобразователи | ЕМ | - |
| стабилизаторы напряжения | ЕН | ЕН,ПП |
| стабилизаторы тока | ЕТ | ЕТ |
| прочие | ЕП | - |
| Схемы задержки: | | |
| пассивные | БМ | - |
| активные | БР | - |
| прочие | БП | - |
| Генераторы | | |
| гармонических сигналов | ГС | ГС |
| прямоугольных сигналов | ГГ | - |
| линейно-изменяющихся сигналов | ГЛ | - |
| сигналов специальной формы | ГФ | ГФ |
| шума | ГМ | - |
| прочие | ГП | - |
| Коммутаторы и ключи | | |
| тока | КТ | - |
| напряжения | КН | - |
| прочие | КП | КП |
| ключ транзисторный | - | КТ |
| ключ диодный | - | КД |
| Логические элементы: | | |
| элемент И-НЕ | ЛА | - |
| элемент ИЛИ-НЕ | ЛЕ | - |
| элемент И | ЛИ | ЛИ |
| элемент ИЛИ | ЛЛ | ЛЛ |
| элемент НЕ | ЛН | ЛН |
| элемент И-ИЛИ | ЛС | ЛС |
| элемент И-НЕ, элемент ИЛИ-НЕ | ЛБ | ЛБ |
| элемент И-ИЛИ-НЕ | ЛР | ЛР |
| элемент И-ИЛИ-НЕ / И-ИЛИ | ЛК | ЛК |
| элемент ИЛИ-НЕ / ИЛИ | ЛК | ЛК |
| расширители | ЛД | ЛП |
| прочие | ЛП | ЛЭ |
| Триггеры: | | |
| JK-типа | ТВ | - |
| RS-типа | ТР | ТР |
| D- типа | ТМ | - |
| Т-типа | ТТ | ТС |
| динамические | ТД | ТД |
| Шмитта | ТЛ | ТШ |
| комбинированные (типов DT, SRT и др.) | ТК | ТК |
| прочие | ТП | - |

**Крамнюк Анатолий Илларионович**

# Электроника и схемотехника

**Учебное пособие**

**Часть V**

**Редактор В.К. Бородина**

ЛР № 020520 от 23.04.92

Подписано в печать 21.03.2002 Бум. писчая № 2
Заказ № 179 Уч.-изд. л. 6,0
Формат 60X90 1/16 Усл. печ. л. 6,0
Отпечатано на RISO GR 3750 Тираж 340 экз.

---

**Издательство «Нефтегазовый университет»**

**Государственное общеобразовательное учреждение высшего профессионального образования**
Тюменский государственный нефтегазовый университет
625000, г.Тюмень, ул.Володарского, 38
Отдел оперативной полиграфии издательства «Нефтегазовый университет»
625000, г.Тюмень, ул.Володарского, 38